

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-270037

(43)Date of publication of application : 29.09.2000

(51)Int.Cl.

H04L 27/36

H04L 27/20

(21)Application number : 11-074674

(71)Applicant : HITACHI DENSHI LTD

(22)Date of filing : 19.03.1999

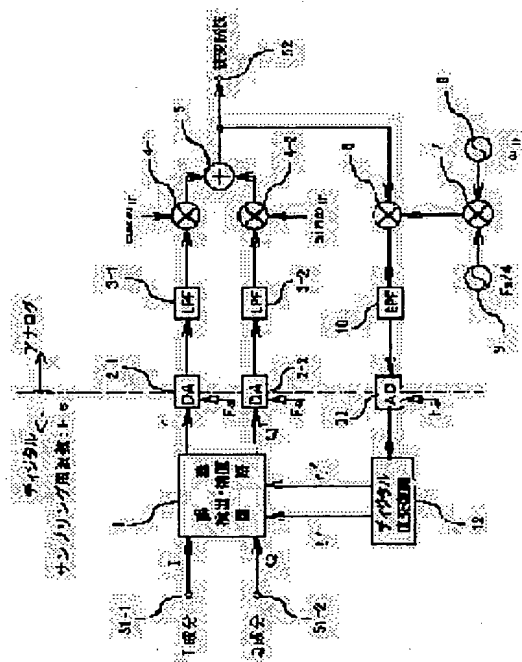
(72)Inventor : TOMARU KENYA
ONISHI MAKOTO

(54) QUADRATURE MODULATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To allow an orthogonal modulator to cope with dispersion in components and a change over aging and to ensure high modulation accuracy by detecting an error caused in an analog circuit and adding a signal having an inverse characteristics to that of the error to the data before D/A conversion so as to relax circuit design requirements.

SOLUTION: A digital quadrature demodulator 12 converts a received signal into a base band signal consisting of an I component (I') and a Q component (Q') and gives the converted signal to an error detection/compensation circuit 1. The error detection/compensation circuit 1 compensates a modulation error by using original signals I, Q and feedback signals I', Q'. that is, the error detection/compensation circuit 1 detects a DC offset and a phase error, and conducts processing to obtain an in-phase component (I') and a quadrature component (Q') resulting from adding a signal having an inverse characteristics to that of the errors to the in-phase component (I) and a quadrature component (Q). Thus, the in-phase component (I') and the quadrature component (Q') to which the signal with the inverse characteristics is added are D/A- converted and subject to quadrature modulation so as to cancel a DC offset component of a D/A converter and a phase error component of an LO signal. As a result, only a signal component remains in a modulation wave.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-270037

(P2000-270037A)

(43)公開日 平成12年9月29日(2000.9.29)

(51)Int.Cl.⁷

H 0 4 L 27/36
27/20

識別記号

F I

H 0 4 L 27/00
27/20

ターム(参考)

F 5 K 0 0 4
Z

審査請求 未請求 請求項の数4 OL (全6頁)

(21)出願番号 特願平11-74674

(22)出願日 平成11年3月19日(1999.3.19)

(71)出願人 000005429

日立電子株式会社

東京都千代田区神田和泉町1番地

(72)発明者 戸丸 賢也

東京都小平市御幸町32番地 日立電子株式
会社小金井工場内

(72)発明者 大西 誠

東京都小平市御幸町32番地 日立電子株式
会社小金井工場内

Fターム(参考) 5K004 AA08 JD02 JE05

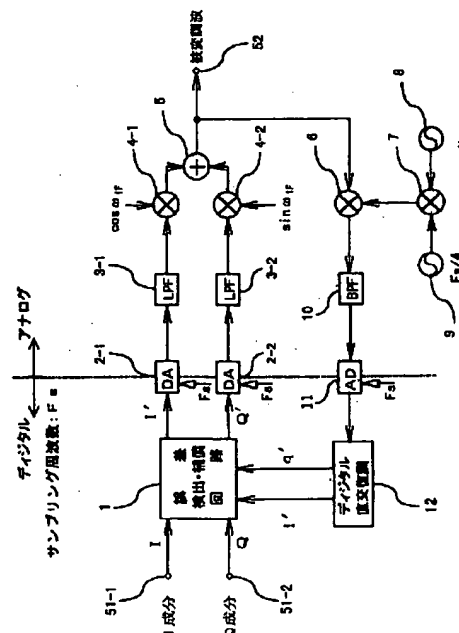
(54)【発明の名称】 直交変調器

(57)【要約】

デジタル無線装置の直交変調回路において、アナログ回路で発生する変調誤差を、デジタル回路で数値的に補償することを特徴とする直交変調誤差補償回路。

【課題】アナログ直交変調において、アナログ素子の特性のばらつき・経年変化に対応可能であり、かつ、高い変調精度を確保できる直交変調誤差補償回路を、デジタル回路で実現すること。

【解決手段】アナログ回路で発生する誤差(D/A変換器のDCオフセット、キャリアの位相ずれ等)をデジタル回路で検出し、D/A変換する前の信号に、検出した誤差の逆特性を付加する。



【特許請求の範囲】

【請求項1】 デジタル信号を入力し、該入力信号を変調する直交変調器において、
該デジタル信号をアナログ信号に変換し、該アナログ信号を直交変調するアナログ直交変調手段と、
該アナログ直交変調手段によって直交変調された信号の一部を帰還し、デジタル直交復調するデジタル直交復調手段とを備え、
該デジタル直交復調手段によって得られた信号と前記入力信号とに基づいて、振幅誤差・位相誤差を補償すること
を特徴とする直交変調器。

【請求項2】 請求項1記載の直交変調器において、前記アナログ直交変調手段に変調周波数信号として入力するローカル信号が、位相関係を互いに90°に保った正弦波と余弦波であることを特徴とする直交変調器。

【請求項3】 デジタル信号を変調する直交変調器において、
デジタル信号を入力し、前記変調器によって変調された変調信号の一部を帰還してデジタル直交復調した信号と前記入力したデジタル信号とによって、変調誤差を検出及び補償する変調誤差検出・補償手段と、
該変調誤差検出・補償手段が出力するデジタル信号を、直交成分と同相成分ごとにアナログ値に変換するD/A変換器と、
該D/A変換器の出力信号を変調するアナログ直交変調手段と、
該アナログ直交変調手段によって変調された信号の一部を帰還し、周波数変換する周波数変換手段と、
該周波数変換手段によって変換された信号をデジタル値に変換するA/D変換器と、
該A/D変換器によってデジタル変換された信号をデジタル直交復調し、前記変調誤差検出・補償手段に
入力するデジタル直交復調器とを備え、
前記アナログ直交変調手段に変調周波数信号として入力するローカル信号が、位相関係を互いに90°に保った正弦波と余弦波であることを特徴とする直交変調器。

【請求項4】 請求項3記載の直交変調器において、前記周波数変換手段に入力するローカル信号の周波数が、前記変調誤差・補償手段を処理するサンプリング周波数 F_s の1/4であることを特徴とする直交変調器。

【発明の詳細な説明】
【0001】
【発明の属する技術分野】本発明は、デジタル無線装置において、直交変調誤差を補償する直交変調器に関するものである。

【0002】

【従来の技術】従来の直交変調誤差補償する方式としては、アナログ方式による直交変調器と、直交変調そのものをデジタル化したデジタル直交変調器によるものがある。以下、これらの従来例について図3及び図4

並びに図5を用いて説明する。

【0003】図3はアナログ方式の直交変調器の構成例を示すブロック図である。51-1、51-2は入力端子、52は出力端子、17-1、17-2はD/A変換器、18-1、18-2はアナログLPF (Low Pass Filter)、19-1、19-2はD/A変換器DCオフセットの除去回路、20-1、20-2はミキサ回路、21はアナログ加算器、22は位相誤差除去回路、23は90°位相シフタ、24は発振器である。入力端子51-1はD/A変換器17-1に接続し、D/A変換器17-1はアナログLPF18-1を介して除去回路19-1に接続する。同様に、入力端子51-2はD/A変換器17-2に接続し、D/A変換器17-2はアナログLPF18-2を介して除去回路19-2に接続する。除去回路19-1はミキサ回路20-1に接続し、また除去回路19-2はミキサ回路20-2に接続する。ミキサ回路20-1とミキサ回路20-2の出力はそれぞれアナログ加算器21に接続し、アナログ加算器21は出力端子52に接続する。発振器24は、LO (ローカル) 信号の位相誤差除去回路22と90°位相シフタ23とに接続する。位相誤差除去回路22はミキサ回路20-1に接続し、90°位相シフタ23はミキサ回路20-2に接続する。

【0004】図3において、変調波の同相成分 (以下、I成分と称する) はD/A変換器17-1に入力し、アナログ信号に変換されて出力される。同様に直交成分 (以下、Q成分と称する) はD/A変換器17-2に入力し、アナログ信号に変換されて出力される。D/A変換器17-1及びD/A変換器17-2の出力にはデジタルの折返し成分が含まれるため、それぞれ、アナログLPF18-1及びアナログLPF18-2により信号成分だけを通過させる。次に、アナログLPF18-1を通過した信号成分は、DCオフセット除去回路19-1に
入力し、D/A変換器17-1の出力の直流誤差成分を除去する。また同様に、次に、アナログLPF18-2を通過した信号成分は、DCオフセット除去回路19-2に
入力し、D/A変換器17-2の出力の直流誤差成分を除去する。DCオフセットを除去されたI成分とQ成分は、それぞれミキサ回路20-1と20-2に
入力し、その出力がそれぞれアナログ加算器21に
入力し加算されることによって変調波信号が作られる。アナログ加算器21からの変調波信号は出力端子52を介して出力される。ミキサ回路20-1と20-2とで使用するLO信号は、発振器24で発生された基準周波数信号 ($\omega_{IF} = 2\pi f_{IF}$ 、ただし、 f_{IF} は中間周波数) が位相誤差除去回路22を介してミキサ回路20-1に送られたものと、また90°位相シフタ23に送られ90°移相されミキサ回路20-2に送られたものである。ここで、位相誤差除去回路22が、ミキサ回路20-1に送られた信号とミキサ回路20-2に送られた信号との位相差が正確に90°になるように調整することによって直交変調誤差を補償するものである。もちろん、位相誤差除去回路22は、90°位相シフタ23側に接続されてもよい。

【0005】以上述べたようなアナログ方式の変調器における直交変調誤差補償では、位相誤差除去回路の調整が必要となるため、直交変調器を構成するアナログ回路

素子の特性上のばらつきや、経年変化による特性変化に対応できない。

【0006】図4は、デジタル直交変調回路の構成例を示すブロック図である。51-1、51-2は入力端子、52は出力端子、25-1、25-2はデジタル乗算器、26-1はLO信号の余弦波($\cos\omega_{rf}$)、26-2はLO信号の正弦波($\sin\omega_{rf}$)、28はデジタル加算器、29はD/A変換器、30はアナログBPF(Band Pass Filter)、40はデジタル乗算器25-1、25-2とデジタル加算器28及びLO信号の余弦波($\cos\omega_{rf}$)と正弦波($\sin\omega_{rf}$)26-1、26-2で構成される機能ブロックである。入力端子51-1はデジタル乗算器25-1に接続し、デジタル乗算器25-1はデジタル加算器28に接続する。同様に、入力端子51-2はデジタル乗算器25-2に接続し、デジタル乗算器25-2もまたデジタル加算器28に接続する。デジタル加算器28はD/A変換器29に接続し、D/A変換器29は出力端子52に接続する。また、デジタル乗算器25-1には乗算係数として、LO信号の余弦波($\cos\omega_{rf}$)27が入力する。同様に、デジタル乗算器25-2には乗算係数として、LO信号の正弦波($\sin\omega_{rf}$)27が入力する。

【0007】図4において、変調波のI成分はデジタル乗算器25-1に inputs し、Q成分はデジタル乗算器25-2に inputs する。デジタル乗算器25-1と25-2では、入力したI成分とQ成分とに、それぞれに inputs する係数即ち、LO信号の余弦波($\cos\omega_{rf}$)26-1とLO信号の正弦波($\sin\omega_{rf}$)26-2を乗算してデジタル加算器28に送る。デジタル加算器28は inputs した2つの信号を加算してD/A変換器29に送る。D/A変換器29は inputs した信号をアナログ値に変換してアナログBPF30に送る。アナログBPF30は inputs した信号から不要周波数成分を除去して、出力端子52を介して outputs する。

【0008】図4で述べたように、デジタル変調回路では、直交変調器の inputs 信号としてデジタル処理したI成分とQ成分そのものを使用できる。従って、DCオフセットが存在しない。また、位相関係を90°に保ったLO信号用の係数(正弦波、余弦波)を使用できるため、位相誤差も存在しない。

【0009】また、図5は、図4の波線部で囲んだ機能ブロック40の構成例を示すブロック図である。71-1、71-2は入力端子、73は出力端子、31、33はスイッチ回路、32は符号反転回路、34はデータ保持用のラッチ回路である。入力端子71-1はスイッチ回路31の inputs A側と接続し、入力端子71-2はスイッチ回路31の inputs B側と接続する。スイッチ回路31の outputs C側はスイッチ33の inputs A側と符号反転回路32に接続する。符号反転回路32はスイッチ33の inputs B側に接続し、スイッチ33の outputs C側はラッチ回路34に接続する。ラッチ回路34は出力端子73を介して変調信号を outputs する。

【0010】図5において、スイッチ回路31とラッチ回路34はサンプリング周波数 F_s で動作し、スイッチ回路33

は $F_s/2$ で動作する。この動作によって、入力端子71-1から inputs したI成分と入力端子71-2から inputs したQ成分とは直交変調される。

【0011】以上の述べたようなデジタル直交変調器では、直交変調器をデジタル回路で構成するため、DCオフセットもなく、位相誤差もない。しかし、スプリアスを回避するため、直交変調器の outputs である被変調波を高QのアナログBPF(例えば、図4のBPF30)でフィルタ処理する必要があり、この必要上デジタル直交変調器の最終段は高いサンプリング周波数で処理するように設計しなければならなかった。

【0012】

【発明が解決しようとする課題】前述の従来技術には、次のような問題がある。

【0013】第1の問題として、アナログ方式による直交変調器では、使用するアナログ回路素子の特性上のばらつきや、素子の経年変化に対する直交変調誤差の補償が困難である。

【0014】第2の問題として、デジタル直交変調器では、スプリアス回避のため、直交変調器に続く処理である周波数変換の前に、高QのアナログBPFが必要である。このBPFの設計条件を緩和するため、デジタル回路の最終段を高いサンプリング周波数で処理する必要がある。

【0015】従って本発明では、回路設計条件の緩和し、素子のばらつき・経年変化に対応可能であり、かつ、高い変調精度を確保できる直交変調誤差補償回路を実現することを目的とする。

【0016】

【課題を解決するための手段】上記の目的を達成するために、本発明では、次に示す手段を行った。

【0017】まず、アナログ回路で直交変調した。そして、デジタル回路で、D/A変換から直交変調までのアナログ回路で生じた誤差を検出し、その逆特性をD/A変換前のデータに付加した。

【0018】以上のようにして、本発明は、アナログ回路設計条件を緩和し、素子のばらつき・経年変化にも対応することができる直交変調器を実現したものである。

【0019】更に本発明は、高いサンプリング周波数で処理するBPF等、高速なデジタル回路の構成を必要としないため、部品コストの削減した直交変調器を実現したものである。

【0020】これにより、アナログ素子の経年変化も含めて、デジタル回路で数値的に変調誤差を補償することが可能となる。

【0021】

【発明の実施形態】以下、本発明の一実施例を図1を用いて説明する。図1は本発明の直交変調器の構成を示すブロック図である。1は誤差検出・補償回路、2-1、2-2はD/A変換器、3-1、3-2はアナログLPF、4-1、4-2、6、7

はミキサ回路、5はアナログ加算器、8、9は発振器、10はアナログBPF、11はA/D変換器、12はデジタル直交復調器、51-1、51-2は入力端子、52は出力端子である。入力端子51-1と51-2はそれぞれ誤差検出・補償回路1に接続し、誤差検出・補償回路1はD/A変換器2-1と2-2に接続する。D/A変換器2-1はアナログLPF3-1に接続し、アナログLPF3-1はミキサ回路4-1を介してアナログ加算器5に接続する。同様に、D/A変換器2-2はアナログLPF3-2に接続し、アナログLPF3-2はミキサ回路4-2を介してアナログ加算器5に接続する。アナログ加算器5は出力端子52に接続するとともにミキサ回路6に接続する。ミキサ回路6はアナログBPF10に接続し、アナログBPF10はA/D変換器11を介してデジタル直交復調器12に接続する。デジタル直交復調器12は同相成分信号と直交成分信号とをそれぞれ送るために誤差検出・補償回路1と接続する。発振器8と発振器9とはそれぞれミキサ回路ミキサ回路7に接続し、ミキサ回路7はミキサ回路6に接続する。破線で囲まれた、LO信号の余弦波($\cos\omega_{1f}$)を入力信号に乘算するミキサ回路4-1及び、LO信号の正弦波($\sin\omega_{1f}$)を入力信号に乘算するミキサ回路4-2並びにアナログ加算器5は、アナログ直交変調器を構成している。

【0022】図1において、変調波のI成分(I)は、誤差検出・補償回路1を介してD/A変換器2-1に入力し、アナログ信号に変換されて出力される。同様にQ成分(Q)もまた、誤差検出・補償回路1を介してD/A変換器2-2に入力し、アナログ信号に変換されて出力される。D/A変換器2-1及びD/A変換器2-2の出力にはデジタルの折返し成分(高次のスプリアス)が含まれるため、それぞれ、アナログLPF3-1及びアナログLPF3-2により信号成分だけを通過させる。アナログLPF3-1の出力はミキサ回路4-1に入力し、アナログLPF3-2の出力はミキサ回路4-2に inputs。ミキサ回路4-1及びミキサ回路4-2並びにアナログ加算器5とからなるアナログ直交変調器は、アナログLPF3-1及びアナログLPF3-2とから入力した信号を変調しする。このアナログ直交変調器から出力された被変調波は、出力端子52を介して出力されるとともに、その一部がミキサ回路6に送られる。

【0023】このミキサ回路6に帰還された帰還信号は、ミキサ回路7から入力するLO信号の周波数に周波数変換される。ミキサ回路7から入力するLO信号の周波数は、ミキサ回路7とミキサ回路7に入力する2つの発振器8と発振器9とで構成される回路から得られたものを用いる。ここで、発振器8の周波数は ω_{1f} 、発振器9の周波数は $F_s/4$ である。そして、ミキサ回路7から入力するLO信号の周波数は $(\omega_{1f} - F_s/4)$ である。即ち、帰還信号の周波数は ω_{1f} 、ミキサ回路6に入力するLO周波数は $(\omega_{1f} - F_s/4)$ であるので、ミキサ回路6から出力される信号の周波数は、

$$\omega_{1f} - (\omega_{1f} - F_s/4) = F_s/4$$

となる。ミキサ回路6で周波数 $F_s/4$ に変換された帰還信

号は、アナログBPF10に送られる。アナログBPF10に入力した信号は、不要な周波数成分を除去されて、A/D変換器11に送られる。A/D変換器11は入力した信号を、デジタル値に変換して、デジタル直交復調器12に送る。デジタル直交復調器12は、入力した信号をI成分(I')とQ成分(Q')のベースバンド信号に変換し、それぞれ誤差検出・補償回路1に送る。こうして、誤差検出・補償回路1は原信号I、Qと帰還信号I'、Q'により変調誤差の補償を行う。即ち、誤差検出・補償回路1は、DCオフセット及び位相誤差を検出し、これらの逆特性を原信号の同相成分(I)、直交成分(Q)に付加した同相成分(I')、直交成分(Q')を求める処理が行われる。こうして誤差の逆特性が付加された同相成分(I')、直交成分(Q')をD/A変換し、直交変調することにより、D/A変換器のDCオフセット成分、LO信号の位相誤差成分がキャンセルされる。その結果、変調波には信号成分のみが残る。

【0024】図2は、誤差検出・補償回路の内部の構成の一実施例を示すブロック図である。61-1、61-2は入力端子、13-1、13-2はデジタル加算器、14は補償量算出回路、15は積算回路、16は誤差検出回路、62-1、62-2は出力端子、63-1、63-2は帰還信号入力端子である。誤差検出回路16には、入力端子61-1と61-2から、原信号の同相成分(I)と直交成分(Q)とがそれぞれ入力し、また、帰還信号入力端子63-1と63-2から復調後の同相成分(i')と直交成分(q')とがそれぞれ入力する。誤差検出回路16は、これらの入力値と積算回路15内の積算値を用いて、現在行っている補償における未補償量を求める。積算回路15は、未補償量を積算する回路である。積算回路15の初期値はゼロであり、積算結果は直交変調系の固有誤差に相当する値となる。補償量算出回路14では、積算回路15の積算出力から、実際に原信号に付加する補償量を算出する。デジタル加算器13-1、13-2において、誤差の逆特性である補償量を原信号の同相成分(I)・直交成分(Q)に付加して、得られた出力の同相成分(I')と直交成分(Q')を出力端子62-1と62-2からそれぞれ出力する。

【0025】以上により、直交変調誤差の、デジタル回路による数値的な補償、並びに、アナログ素子の経年変化への対応が可能となる。

【0026】誤差検出・補償回路1から出力される同相成分(I')と直交成分(Q')は、D/A変換器2-1及び2-2にそれぞれ入力し、D/A変換器2-1及び2-2の出力時点でDCオフセット成分がキャンセルされる。また、帰還信号は、ミキサ回路6及び7においてミキシングされた時点でLO信号の位相誤差成分がキャンセルされる。こうして変調誤差が除去され、直交変調の高精度化が実現できる。

【0027】

【発明の効果】以上のように、本発明によれば、アナロ

グ回路設計条件を緩和をし、素子のばらつき・経年変化にも対応した、直交変調誤差を補償した直交変調器を実現できる。

【0028】本発明の第2の効果として、最終段に高速なデジタル回路の必要がないため、部品コストを削減した直交変調器を実現できる。また、正確に位相関係を 90° に保つことができるため、変調精度の高い直交変調器を実現できる。

【図面の簡単な説明】

【図1】 本発明の直交変調器の構成の一実施例を示すブロック図である。

【図2】 誤差検出・補償回路の構成の一実施例を示すブロック図。

【図3】 従来のアナログ回路による直交変調器の構成を示すブロック図。

【図4】 従来のデジタル直交変調器の構成を示すブロック図。

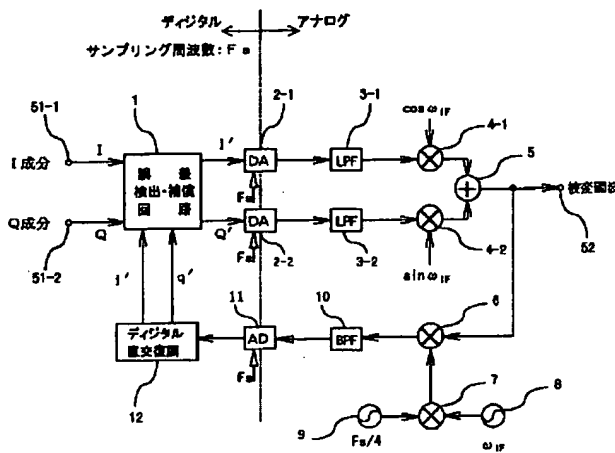
【図5】 図4のデジタル直交変調器の構成例を示すブロック図。

【符号の説明】

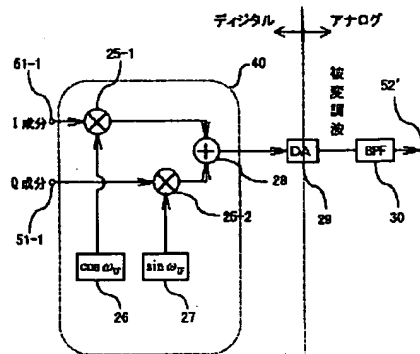
*20

*1: 誤差検出・補償回路、 2-1, 2-2: D/A変換器、 3-1, 3-2: アナログLPF、 4-1, 4-2, 6, 7: ミキサ回路、 5: アナログ加算器、 8, 9: 発振器、 10: アナログBPF、 11: A/D変換器、 12: デジタル直交復調器、 13-1, 13-2: デジタル加算器、 14: 補償量算出回路、 15: δe 積算回路、 16: 誤差検出回路、 17-1, 17-2: D/A変換器、 18-1, 18-2: アナログLPF、 19-1, 19-2: オフセットの除去回路、 20-1, 20-2: ミキサ回路、 21: アナログ加算器、 22: 位相誤差除去回路、 23: 90° 位相シフタ、 24: 発振器、 25-1, 25-2: デジタル乗算器、 26: LO信号の余弦波($\cos\omega_{IF}$)、 27: LO信号の正弦波($\sin\omega_{IF}$)、 28: デジタル加算器、 29: D/A変換器、 30: アナログBPF、 31, 33: スイッチ回路、 32: 符号反転回路、 34: ラッチ回路、 40: 機能ブロック、 51-1, 51-2: 入力端子、 52, 52': 出力端子、 53: 出力端子、 61-1, 61-2: 入力端子、 62-1, 62-2: 出力端子、 63-1, 63-2: 帰還信号入力端子、 71-1, 71-2: 入力端子、 73: 出力端子、

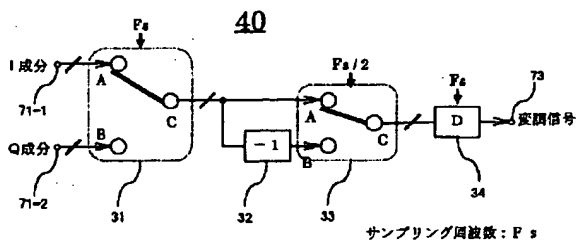
【図1】



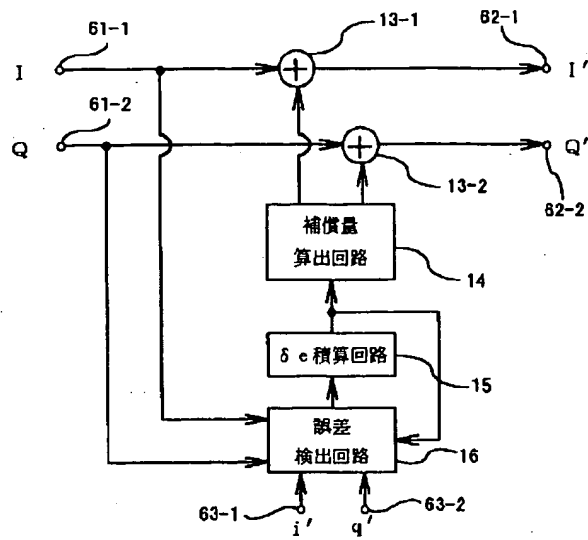
【図4】



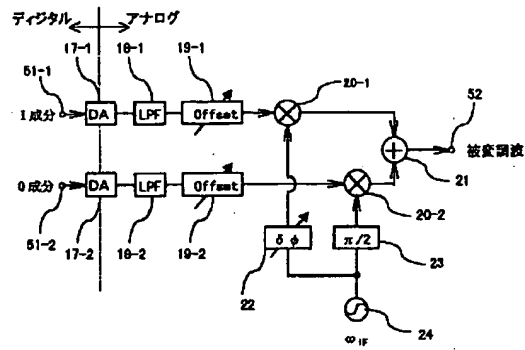
【図5】



【図2】



【図3】



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-83587

(43)公開日 平成9年(1997)3月28日

| (51)Int.Cl. ^a | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|------|--------|---------------|--------|
| H 0 4 L 27/20 | | | H 0 4 L 27/20 | Z |
| H 0 4 B 1/04 | | | H 0 4 B 1/04 | R |

審査請求 未請求 請求項の数24 O L (全 24 頁)

(21)出願番号 特願平7-239594

(22)出願日 平成7年(1995)9月19日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72)発明者 森山 幸弘

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 高野 健

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(74)代理人 弁理士 柏谷 昭司 (外1名)

最終頁に続く

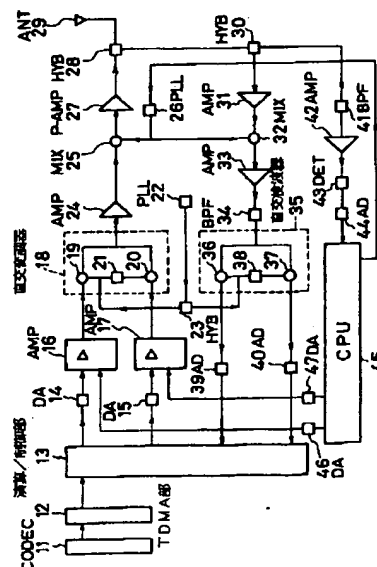
(54)【発明の名称】 歪補償方式

(57)【要約】

【課題】ディジタル通信装置のエンベロープ検出型歪補償時、アナログ型の直交変調器と直交検波器を使用可能にするために、そのオフセットの補償を行なう。

【解決手段】演算／制御部からの送信ベースバンド信号をアナログ信号に変換して直交変調器に加え、基準搬送波を直交変調して生成した送信変調波を分岐して直交検波器に加え、基準搬送波によって直交検波して得た復調信号をディジタル信号に変換した受信ベースバンド信号を演算／制御部に帰還して、送信ベースバンド信号と比較結果に応じて、送信ベースバンド信号をプリディストーション処理することによって、送信変調波の波形歪みを除去する際に、直交変調器のオフセットに基づく洩れキャリアを検出して直流化した信号に応じて直交変調器入力に対する増幅器の動作基準点(オフセット)を変化させて、直交変調器に対する入力信号値をシフトすることによって、直交変調器のオフセットが最小になるように制御する。

本発明の実施形態(1)を示す図



【特許請求の範囲】

【請求項1】 演算／制御部からのI成分とQ成分のデジタル信号からなる送信ベースバンド信号をアナログ信号に変換し、それぞれ増幅器を介して直交変調器に加え、基準搬送波を直交変調して送信変調波を生成するとともに、該送信変調波を分岐して直交検波器に加え、前記基準搬送波によって直交検波して得たI成分とQ成分の復調信号をそれぞれデジタル信号に変換して得た受信ベースバンド信号を前記演算／制御部に帰還し、該演算／制御部において、該帰還ベースバンド信号と送信ベ

ースバンド信号とを比較して送信ベースバンド信号をブリディストーション処理することによって、送信変調波の波形歪みを除去するエンベロープ検出型歪補償方式のデジタル無線装置において、前記直交変調器のオフセットに基づく洩れキャリアを検出して直流化した信号を制御部に加えることによって、該制御部が制御信号を出力して前記増幅器の動作基準点を变化させて、前記直交変調器に対するI成分とQ成分の入力信号値を調整することによって、該直交変調器の

オフセットが最小になるように制御することを特徴とする歪補償方式。

【請求項2】 演算／制御部からのI成分とQ成分のデジタル信号からなる送信ベースバンド信号をアナログ信号に変換して直交変調器に加え、基準搬送波を直交変調して送信変調波を生成するとともに、該送信変調波を分岐して直交検波器に加え、前記基準搬送波によって直交検波して得たI成分とQ成分の復調信号をそれぞれデジタル信号に変換して得た受信ベースバンド信号を前記演算／制御部に帰還し、該演算／制御部において、該帰還ベースバンド信号と送信ベースバンド信号とを比較して送信ベースバンド信号をブリディストーション処理することによって、送信変調波の波形歪みを除去するエンベロープ検出型歪補償方式のデジタル無線装置にお

いて、前記演算／制御部をデジタル信号処理プロセッサから構成し、前記直交変調器のオフセットに基づく洩れキャリアを検出して直流化したのちデジタル信号に変換して該演算／制御部に加えることによって、該演算／制御部が、前記直交変調器に対するI成分とQ成分の信号入力値を調整して、該直交変調器のオフセットが最小になるように制御することを特徴とする歪補償方式。

【請求項3】 請求項1または2に記載の歪補償方式において、前記直交変調器のオフセットに基づく洩れキャリアを検出する回路を、前記直交検波器に対する送信変調波の入力回路と共用することを特徴とする歪補償方式。

【請求項4】 請求項1または2に記載の歪補償方式において、前記直交変調器のオフセットに基づく洩れキャリアを検出して直流化した出力として、前記直交検波器に対する送信変調波の入力回路のRSSI出力を用いる

ことを特徴とする歪補償方式。

【請求項5】 請求項1または2に記載の歪補償方式において、前記直交変調器のオフセットに基づく洩れキャリアを検出する回路に変調成分を除去する狭帯域バンドパスフィルタを備えることを特徴とする歪補償方式。

【請求項6】 請求項1から3までのいずれかに記載の歪補償方式において、前記直交変調器のオフセットに基づく洩れキャリアを検出する回路に遅延器を備え、オフセットに基づく洩れキャリアと変調成分とを同一位相に縮退することを特徴とする歪補償方式。

【請求項7】 請求項1から3までのいずれかに記載の歪補償方式において、前記直交変調器のオフセットに基づく洩れキャリアを検出する回路に、該洩れキャリアを前記直交変調器に対する入力信号によって逆変調して変調成分を除去する逆変調器を備えたことを特徴とする歪補償方式。

【請求項8】 請求項1から4までのいずれかに記載の歪補償方式において、前記直交変調器の出力側から空中線の入力側までのいずれかの点から直交変調器のオフセットに基づくキャリアを分岐検出するとともに、該キャリアの分岐検出点以後における増幅器の電源または空中線系を断にする手段を設け、送信断時または時分割多重方式における自己スロット時以外のときに、前記直交変調器のオフセット補償動作を可能にしたことを特徴とする歪補償方式。

【請求項9】 請求項1から8までのいずれかに記載の歪補償方式において、前記直交変調器のオフセット補償動作を振動原理によって行うとともに、該振動幅がオフセットキャリア量の減少に伴って順次減少するような振動アルゴリズムを用いることを特徴とする歪補償方式。

【請求項10】 請求項1から3までのいずれかに記載の歪補償方式において、演算手段が、変調ベースバンド信号として単位円を入力したときの電力量の変化曲線の微分導関数が0になる点からオフセット角度を決定し、該オフセット角度と前記直交変調器のオフセットに基づくキャリア電力によって定まるオフセット量とからオフセットのI成分とQ成分とを定める演算を行なって、前記直交変調器に対するオフセット補償動作を行うことを特徴とする歪補償方式。

【請求項11】 請求項1から3までのいずれかに記載の歪補償方式において、演算手段が、変調ベースバンド信号として単位円を入力したときの電力最大となる角度によってオフセット角度を求め、該オフセット角度と前記直交変調器のオフセットに基づくキャリア電力によって定まるオフセット量とから、該直交変調器のオフセットのI成分とQ成分とを推測する制御を行なって、前記直交変調器に対するオフセット補償動作を行うことを特徴とする歪補償方式。

【請求項12】 請求項9に記載の歪補償方式において、演算手段が、変調ベースバンド信号として単位円を

入力したときの電力量の変化曲線の微分導関数が0になる点からオフセット角度を決定し、該オフセット角度と前記直交変調器のオフセットに基づくキャリア電力によって定まるオフセット量とからオフセットのI成分とQ成分とを定める演算を終了した状態、または変調ベースバンド信号として単位円を入力したときの電力最大となる角度によってオフセット角度を求め、該オフセット角度と前記直交変調器のオフセットに基づくキャリア電力によって定まるオフセットとから、該直交変調器のオフセットのI成分とQ成分とを演算する制御を終了した状態から前記振動動作を開始することを特徴とする歪補償方式。

【請求項13】 I成分とQ成分のデジタル信号からなる送信ベースバンド信号をアナログ信号に変換して直交変調器に加え、基準搬送波を直交変調して送信変調波を生成するとともに、該送信変調波を分岐して直交検波器に加え、前記基準搬送波によって直交検波して得たI成分とQ成分の復調信号をそれぞれデジタル信号に変換して得た帰還ベースバンド信号と送信ベースバンド信号とを比較して送信ベースバンド信号をブリディストーション処理することによって、送信変調波の波形歪みを除去するエンベロープ検出型歪補償方式のデジタル無線装置において、

前記直交変調器の基準搬送波を $0^\circ \sim 360^\circ$ 移相したときの前記直交検波器35の検波出力のI成分の最大値と最小値の平均値とQ成分の最大値と最小値の平均値とから該直交検波器のオフセットを求めるとともに、該直交変調器の入力のI成分とQ成分とを変化させて前記直交検波器の検波出力において単位円を描かせたときの該検波出力のI成分の最大値と最小値の平均値とQ成分の最大値と最小値の平均値とから前記直交変調器と直交検波器の総合のオフセットを求め、該総合のオフセットから前記直交変調器のオフセットを複素的に減算して前記直交変調器のオフセットを求めて記憶し、それぞれのオフセットに応じて前記直交変調器入力および直交検波器出力において補償を行なうことによって、オフセットに基づく歪補正誤差を補償することを特徴とする歪補償方式。

【請求項14】 請求項13に記載の歪補償方式において、前記直交検波器のオフセット量を求める演算期間中、前記直交変調器に任意のオフセットを強制的に付加することを特徴とする歪補償方式。

【請求項15】 請求項13に記載の歪補償方式において、前記直交変調器18の基準搬送波を $0^\circ \sim 360^\circ$ 移相する手段が、ブランチラインハイブリッドに可変容量ダイオードを装架してなるか、または無限移相器(4相位相変調器)で構成されていることを特徴とする歪補償方式。

【請求項16】 請求項13に記載の歪補償方式において、前記直交変調器18の基準搬送波を $0^\circ \sim 360^\circ$

移相する手段が、前記オフセット演算のために使用されると同時に、前記エンベロープ検出型歪補償動作の際に、送出信号を遅延させて位相調整を行うために共用されることを特徴とする歪補償方式。

【請求項17】 請求項13に記載の歪補償方式において、前記直交変調器と直交検波器とが、共通の基準周波数発生器によって制御される第1のPLLと第2のPLLとからそれぞれ基準搬送波を供給される際に、前記直交変調器18の基準搬送波を $0^\circ \sim 360^\circ$ 移相する手段が、前記第1のPLLと第2のPLLとにおいて発生する基準搬送波周波数を異ならせることによって形成されることを特徴とする歪補償方式。

【請求項18】 請求項13に記載の歪補償方式において、共通の基準周波数によって制御される複数のPLLからそれぞれ基準搬送波を供給される複数の送信機を、前記オフセット演算時に、各送信機内部の直交変調器および直交検波器の基準搬送波として、相互に、他の送信機のPLLの基準搬送波を供給可能なように構成したことを特徴とする基地局無線装置。

【請求項19】 請求項13に記載の歪補償方式において、複数の送信装置が、それぞれ内部のPLLから直交変調器(または直交検波器)に基準搬送波を供給するとともに、スイッチを備えて、内部のPLLからの基準搬送波と、相手装置の内部のPLLからの基準搬送波とを切り替えて直交検波器(または直交変調器)に供給可能なように構成したことを特徴とする基地局無線装置。

【請求項20】 請求項13に記載の歪補償方式において、前記直交変調器の出力側から空中線までのいずれかの点から変調信号を分岐して、直交検波器35の入力側から受信系の入力までのいずれかの部分に帰還する手段を設けるとともに、該変調信号の分岐帰還点以後における増幅器の電源または空中線系を断にする手段を設け、送信断時または時分割多重方式における自己スロット時以外のときに、前記オフセットに基づく歪補正誤差の補償動作を可能にしたことを特徴とする歪補償方式。

【請求項21】 請求項1から20までのいずれかに記載の歪補償方式または基地局無線装置において、送信装置のキャリア周波数、送信電力、温度を検出して、各条件のすべてまたは一部の条件ごとに、オフセットの測定値をテーブルとして記憶し、送信時に、該当する条件ごとに、前回演算時のオフセットから演算を開始するか、またはオフセットが小さいとき演算を省略することを特徴とする歪補償方式。

【請求項22】 請求項1から21までのいずれかに記載の歪補償方式または基地局無線装置において、オフセット調整を自己割り当てスロットに前置されるブリアンブル期間内に行うことを特徴とする歪補償方式。

【請求項23】 請求項22に記載の歪補償方式において、オフセット調整を自己割り当てスロットに前置されるブリアンブル期間内に行うとともに、複数回の該期間

を経て収束するようにすることを特徴とする歪補償方式。

【請求項24】 請求項22または23に記載の歪補償方式において、自己割り当てスロットに前置されるブリアンブル期間内、または複数の該期間内に、第1番目に直交変調器の洩れキャリアによるオフセットの調整または計測演算を行ない、第2番目に直交検波器のオフセットの計測演算を行ない、第3番目に歪補正のパラメータを設定することを特徴とする歪補償方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル通信用無線装置の送信部の歪補償方式に関し、特にデジタル非線型歪補償方式のエンベロープ検出型歪補償方式において、アナログ型の直交変調器と直交検波器の使用を可能にすることを目的としている。

【0002】

【従来の技術】近年において、無線通信における周波数資源の逼迫に伴って、デジタル化による高効率伝送方式が多く用いられるようになった。無線通信において、多値振幅変調方式を適用する場合、送信側、特に送信電力増幅器の増幅特性を直線化して非線型歪を抑え、帯域の妨がりに基づく隣接チャネルへの漏洩を防止する技術が重要であり、また電力効率の向上を図るため、線型性に劣る増幅器を使用する場合は、それによる歪発生を補償する技術が必須であった。

【0003】このような場合の歪補償技術としては、LINC (Linear Amplification By Combination Of C-Class Amplification)、フィードフォワード方式、アナログカルテシアン方式、ポーラリング方式、非線型素子によるブリディストーション方式等の、多くの種類のアナログ方式の歪補償方式が既に提案され、実際に採用されている。

【0004】しかしながら、これらの歪補償方式は、一般に回路構成が複雑であって、装置の小型化やコストダウンの障害になったり、または装置の調整が複雑である等の欠点を有していた。

【0005】これに対して、近年、LSI技術の進歩によって、信号処理プロセッサ(DSP)の処理速度が格段に向上してきたため、デジタル信号処理技術を用いて歪補償する方式が実現可能になってきた。デジタル非線型歪補償方式としては、ビクトリア大学(オーストラリア)で提唱された、ブリディストーションを用いた適応線型化方式^{*}等、多くの論文が発表されていて、理論としては周知のものとなっている。

^{*} Michael Fulkner & Mats Johanson; "Adaptive Linearisation Using Predistortion - Experimental Results", IEEE TRANSACTIONS ON VEHICULAR TECHNOLOGY, VOL. 43, NO. 2, MAY 1994

【0006】しかしながら、このようなデジタル非線

型歪補償方式による、エンベロープ検出型歪補償方式については、従来、実用化されたものは知られていない。

【0007】

【発明が解決しようとする課題】エンベロープ検出型歪補償方式は、送出信号を帰還検波して、送出信号と帰還信号の振幅をデジタル変換して比較するとともに、入力信号のエンベロープを検出して、このエンベロープから歪補償量を決定するものであるため、送信側の直交変調器および帰還系の直交検波器に動作点のオフセットがあると、振幅の大きさに誤差を生じて、歪補償が正常に行なわれなくなるという、本質的な問題がある。すなわち、オフセットがあると、例えば同じ振幅であっても、第一象限と第二象限とでは、その振幅値が異なって観測されるので、歪補償量が異なることになる。

【0008】現在、一般に使用されているアナログ式の直交変調回路と直交検波回路は、周知のようにギルバート・セルの差動増幅器等で構成されているので、素子の性能のばらつきや、温度環境の変化等によって、オフセットを生じたり、またはベースバンド信号のデジタルアナログ(D/A)変換後に使用する直流増幅器のオフセット変動の影響を受けたりする。これらのオフセットは、現在の技術では不可避なものであるが、この問題が、エンベロープ検出型歪補償方式を実用化する上で、大きな技術的障壁となっている。

【0009】この問題を解決する方法としては、直交変調回路と直交検波回路を、D/A変換器で構成することによって、オフセットが存在しない(または存在しても、D/A変換器の分解能以内の)、デジタル式の直交変調回路と直交検波回路を構成する方法が考えられるが、数十MHz~数百MHzの高速D/A変換器が必要であって、近年におけるLSI技術の進歩を考慮しても、コスト的に実用レベルに達するまでには、まだ時間がかかるものと予想される。

【0010】また、動作周波数の低いD/A変換器を使用可能にするために、アップコンバージョン方式を採用する場合には、現状ではトリプルコンバージョン方式とする必要があり、送信機のスプリアス放射を低減する上で、技術的に別の困難を生じることになる。

【0011】さらに、ベースバンド信号を直交座標系で記憶して、オフセットによる影響を除去する方式も提案されているが、この方式では、すべての信号空間マトリクスを記憶する必要があるため、膨大なRAM容量を必要とするので、現状では、やはりコスト的に実用的ではない。

【0012】本発明は、このような従来技術の課題を解決しようとするものであって、直交変調器のオフセットによるキャリア洩れのエネルギーを検出し、それが最小になるように直交変調器の入力レベルを調整することによって、直交変調器のオフセットを解消する、または直交変調器と直交検波器の基準搬送波に周波数差または位

相差を与えて、直交変調器のオフセットと直交検波器のオフセットを、それぞれ演算可能にして、オフセットの影響を排除することによって、より確実に送信信号の歪を除去する歪補償方式を提供することを目的としている。

【0013】

【課題を解決するための手段】本発明においては、上述の課題を解決するため、以下のような手段を用いる。なお以下の各手段においては、各構成要素を、対応する実施形態の図中におけるものと同じ番号を付して示す。

【0014】(1) 演算/制御部13からのI成分とQ成分のデジタル信号からなる送信ベースバンド信号をアナログ信号に変換し、それぞれ増幅器16、17を介して直交変調器18に加え、基準搬送波を直交変調して送信変調波を生成するとともに、送信変調波を分岐して直交検波器35に加え、基準搬送波によって直交検波して得たI成分とQ成分の復調信号をそれぞれデジタル信号に変換して得た受信ベースバンド信号を演算/制御部13に帰還し、演算/制御部13において、帰還ベースバンド信号と送信ベースバンド信号とを比較して送信ベースバンド信号をプリディストーション処理することによって、送信変調波の波形歪みを除去するエンベロープ検出型歪補償方式のデジタル無線装置において、直交変調器18のオフセットに基づく洩れキャリアを検出して直流化した信号を制御部45に加えることによって、制御部45が制御信号を出力して増幅器16、17の動作基準点(オフセット)を変化させて、直交変調器18に対するI成分とQ成分の入力信号値を調整することによって、直交変調器18のオフセットが最小になるように制御する。

【0015】(2) 演算/制御部13AからのI成分とQ成分のデジタル信号からなる送信ベースバンド信号をアナログ信号に変換して直交変調器18に加え、基準搬送波を直交変調して送信変調波を生成するとともに、送信変調波を分岐して直交検波器35に加え、基準搬送波によって直交検波して得たI成分とQ成分の復調信号をそれぞれデジタル信号に変換して得た受信ベースバンド信号を演算/制御部13Aに帰還し、演算/制御部13Aにおいて、帰還ベースバンド信号と送信ベースバンド信号とを比較して送信ベースバンド信号をプリディストーション処理することによって、送信変調波の波形歪みを除去するエンベロープ検出型歪補償方式のデジタル無線装置において、演算/制御部13Aを信号処理プロセッサから構成し、直交変調器18のオフセットに基づく洩れキャリアを検出して直流化したのちデジタル信号に変換して演算/制御部13Aに加えることによって、演算/制御部13Aが、直交変調器18に対するI成分とQ成分の信号入力値を調整して、直交変調器18のオフセットが最小になるように制御する。

【0016】(3) (1) または(2) の場合に、直交変調器

18のオフセットに基づく洩れキャリアを検出する回路を、直交検波器35に対する送信変調波の入力回路と共用する。

【0017】(4) (1) または(2) の場合に、直交変調器18のオフセットに基づく洩れキャリアを検出して直流化した出力として、直交検波器35に対する送信変調波の入力回路のRSSI出力を用いる。

【0018】(5) (1) または(2) の場合に、直交変調器18のオフセットに基づく洩れキャリアを検出する回路に変調成分を除去する狭帯域バンドパスフィルタを備える。

【0019】(6) (1) から(3) までのいずれかの場合に、直交変調器18のオフセットに基づく洩れキャリアを検出する回路に通倍器51を備え、オフセットに基づく洩れキャリアと変調成分とを同一位相に縮退する。

【0020】(7) (1) から(3) までのいずれかの場合に、直交変調器18のオフセットに基づく洩れキャリアを検出する回路に、洩れキャリアを直交変調器18に対する入力信号によって逆変調して変調成分を除去する逆変調器52を備える。

【0021】(8) (1) から(4) までのいずれかの場合に、直交変調器18の出力側から空中線29の入力側までのいずれかの点から直交変調器のオフセットに基づくキャリアを分岐検出するとともに、このキャリアの分岐検出点以後における増幅器の電源または空中線系を断にする手段を設け、送信断時または時分割多重方式における自己スロット時以外のときに、直交変調器18のオフセット補償動作を可能にする。

【0022】(9) (1) から(8) までのいずれかの場合に、直交変調器18のオフセット補償動作を振動原理によって行うとともに、振動幅がオフセットキャリア量の減少に伴って順次減少するような振動アルゴリズムを用いる。

【0023】(10) (1) から(3) までのいずれかの場合に、演算手段が、変調ベースバンド信号として単位円を入力したときの電力量の変化曲線の微分導関数が0になる点からオフセット角度を決定し、このオフセット角度と直交変調器18のオフセットに基づくキャリア電力によって定まるオフセット量とからオフセットのI成分とQ成分とを定める演算を行なって、直交変調器に対するオフセット補償動作を行う。

【0024】(11) (1) から(3) までのいずれかの場合に、演算手段が、変調ベースバンド信号として単位円を入力したときの電力最大となる角度によってオフセット角度を求め、このオフセット角度と直交変調器18のオフセットに基づくキャリア電力によって定まるオフセット量とから、直交変調器18のオフセットのI成分とQ成分とを推測する制御を行なって、直交変調器に対するオフセット補償動作を行う。

【0025】(12) (9) の場合に、演算手段が、変調ベ

ースバンド信号として単位円を入力したときの電力量の変化曲線の微分導関数が0になる点からオフセット角度を決定し、このオフセット角度と直交変調器18のオフセットに基づくキャリア電力によって定まるオフセット量とからオフセットのI成分とQ成分とを定める演算を終了した状態、または変調ベースバンド信号として単位円を入力したときの電力最大となる角度によってオフセット角度を求め、このオフセット角度と直交変調器18のオフセットに基づくキャリア電力によって定まるオフセットとから、直交変調器18のオフセットのI成分とQ成分とを演算する制御を終了した状態から振動動作を開始する。

【0026】(13) I成分とQ成分のデジタル信号からなる送信ベースバンド信号をアナログ信号に変換して直交変調器18に加え、基準搬送波を直交変調して送信変調波を生成するとともに、送信変調波を分岐して直交検波器35に加え、基準搬送波によって直交検波して得たI成分とQ成分の復調信号をそれぞれデジタル信号に変換して得た帰還ベースバンド信号と送信ベースバンド信号とを比較して送信ベースバンド信号をブリディストーション処理することによって、送信変調波の波形歪みを除去するエンベロープ検出型歪補償方式のデジタル無線装置において、直交変調器18の基準搬送波を $0^\circ \sim 360^\circ$ 移相したときの直交検波器35の検波出力のI成分の最大値と最小値の平均値とQ成分の最大値と最小値の平均値とから直交検波器35のオフセットを求めるとともに、直交変調器18の入力のI成分とQ成分とを変化させて直交検波器35の検波出力において単位円を描かせたときの検波出力のI成分の最大値と最小値の平均値とQ成分の最大値と最小値の平均値とから直交変調器18と直交検波器35の総合のオフセットを求め、この総合のオフセットから直交変調器18のオフセットを複素的に減算して直交変調器18のオフセットを求めて記憶し、それぞれのオフセットに応じて直交変調器入力および直交検波器出力において補償を行なうことによって、オフセットに基づく歪補正誤差を補償する。

(14) (13)の場合に、直交検波器35のオフセット量を求める演算期間中、直交変調器18に任意のオフセットを強制的に付加する。

【0027】(15) (13)の場合に、直交変調器18の基準搬送波を $0^\circ \sim 360^\circ$ 移相する手段を、プランチラインハイブリッドに可変容量ダイオードを装架して構成するか、または無限移相器(4相位相変調器)で構成する。

【0028】(16) (13)の場合に、直交変調器18の基準搬送波を $0^\circ \sim 360^\circ$ 移相する手段を、オフセット演算のために使用すると同時に、エンベロープ検出型歪補償動作の際に、送出信号を遅延させて位相調整を行うために共用する。

【0029】(17) (13)の場合に、直交変調器18と直

交検波器35とが、共通の基準周波数発生器63によって制御される第1のPLL22と第2のPLL62とからそれぞれ基準搬送波を供給される際に、直交変調器18の基準搬送波を $0^\circ \sim 360^\circ$ 移相する手段を、第1のPLL22と第2のPLL62とにおいて発生する基準搬送波周波数を異ならせることによって形成する。

【0030】(18) (13)の場合に、共通の基準周波数によって制御される複数のPLL71~73からそれぞれ基準搬送波を供給される複数の送信機74~76を、オフセット演算時に、各送信機内部の直交変調器および直交検波器の基準搬送波として、相互に、他の送信機のPLLの基準搬送波を供給可能なようにして、無線基地局装置を構成する。

【0031】(19) (13)の場合に、複数の送信装置80, 81が、それぞれ内部のPLL82から直交変調器85(または直交検波器86)に基準搬送波を供給するとともに、スイッチ84を備えて、内部のPLLからの基準搬送波と、相手装置の内部のPLLからの基準搬送波とを切り替えて直交検波器86(または直交変調器85)に供給可能なようにして、無線基地局装置を構成する。

【0032】(20) (13)の場合に、直交変調器18の出力側から空中線29までのいずれかの点から変調信号を分岐して、直交検波器35の入力側から受信系の入力までのいずれかの部分に帰還する手段を設けるとともに、変調信号の分岐帰還点以後における増幅器の電源または空中線系を断にする手段を設け、送信断時または時分割多重方式における自己スロット時以外のときに、オフセットに基づく歪補正誤差の補償動作を可能にする。

【0033】(21) (1) から(20)までのいずれかの場合に、送信装置のキャリア周波数、送信電力、温度を検出して、各条件のすべてまたは一部の条件ごとに、オフセットの測定値をテーブルとして記憶し、送信時に、該当する条件ごとに、前回演算時のオフセットから演算を開始するか、またはオフセットが小さいとき演算を省略する。

【0034】(22) (1) から(21)までのいずれかの場合に、オフセット調整を自己割り当てスロットに前置されるブリアンブル期間内に行う。

【0035】(23) (22)の場合に、オフセット調整を自己割り当てスロットに前置されるブリアンブル期間内に行うとともに、複数回の該期間を経て収束するようにする。

【0036】(24) (22)または(23)の場合に、自己割り当てスロットに前置されるブリアンブル期間内、または複数のブリアンブル期間内に、第1番目に直交変調器の洩れキャリアによるオフセットの調整または計測演算を行ない、第2番目に直交検波器のオフセットの計測演算を行ない、第3番目に歪補正のパラメータを設定する。

【0037】以下、本発明の歪補償方式の作用を説明す

る。図1は、エンベロープ検出型歪補償方式の概念を示したものである。

【0038】図1において、演算/制御部1から送出されたベースバンド信号は、直交変調器2において基準搬送波3によって直交変調されて変調波となり、これが増幅器4で所要電力まで増幅されて空中線5から送出される。

【0039】一方、方向性結合器6で検出された変調波信号は、直交検波器7において送信側と同じ基準搬送波3によって直交検波されて、ベースバンド信号を生じ

る。【0040】復調されたベースバンド信号は、演算/制御部1に入力されて、その内部で、送出したベースバンド信号と比較演算され、その差が少なくなるように、送信側ベースバンド信号にプリディストーション処理を施すことによって、変調器および電力増幅器の非直線性による波形歪の改善が行なわれる。プリディストーション型の歪補償方式はアナログ型、デジタル型ともに周知であって、多くの公知例、論文等があるので、詳細な説明は省略する。

【0041】このように、ベースバンド信号を位相と振幅に分離して、その大きさを比較する方式の場合、直交変調器と直交検波器のオフセットによる振幅誤差があると、その演算に誤差を生じて、適正な歪補償が行なわれなくなる。

【0042】図2は、QPSK変調波を複素平面上に表したものであって、ベクトルの方向によって位相を表し、長さによって振幅を表している。直交変調器に点線で示すようなオフセットがあると、振幅aにオフセットが重畳されるので、演算/制御部1では、振幅aにオフセットが重畳された図示のbを振幅と認識する。そのため、変調波の振幅成分を比較するエンベロープ検出型歪補償方式の場合、歪補償に誤差を生じ、適正な歪補償を行なうことができなくなる。

【0043】図3は、無変調時の複素平面上的の出力を示したものである。デジタル変調波の場合、無変調時には、出力が存在しないはずであるが、直交変調器にオフセットがあると、cで示すように、オフセット量に比例*

【数1】

$$V = e^{j\theta}, \quad 0 < \theta < 2\pi \quad \text{---- (1)}$$

にわたって測定することによって、オフセット $\Delta V_i, \Delta V_q$ を次式によって求めることができる。

$$\Delta V_i = (V_{imax} + V_{imin}) / 2 \quad \text{--- (2)}$$

$$\Delta V_q = (V_{qmax} + V_{qmin}) / 2 \quad \text{--- (3)}$$

【0050】上式の演算を行なうことによって、図5において破線で示した直交検波器のオフセットを認識することができる。

【0051】さらに、直交変調器側でI、Q入力を強制的に変化させて、単位円を出力するような変調を行なわせることによって、上述の(1)～(3)式と同様の演

*したキャリアが洩れる。

【0044】そこで本発明方式では、この洩れキャリアを検出して、その値が最小になるように、直交変調器のI、Q入力レベルを微調するような制御手段を設けて送信側オフセットの調整を行なうようにする。

【0045】さらに本発明においては、送信側における直交変調器のオフセットと、受信側の直交検波器のオフセットとを分離して計測することによって、歪補償を行なうようにする。

【0046】図4は、歪補償系における直交検波器と直交変調器の重畳したオフセットを説明するものである。図4は、歪補償系において、直交変調器の入力が無変調の場合に、その出力を直交検波器で検波したベースバンド出力を複素平面上で表したものである。直交変調器の入力が無変調である場合、その出力を直交検波器で検波したベースバンド信号においては、図示のように、直交変調器のオフセット成分aと、直交検波器のオフセット成分bとが重畳されて、みかけ上、cのようなオフセットとなって現れるが、通常的手段では、この両オフセット成分を分離して、それぞれの大きさを計測することは不可能である。

【0047】いま、直交変調器において、基準搬送波発生器と直交変調器の間に設置された移相手段によって、基準搬送波の位相を $0^\circ \sim 360^\circ$ の範囲で変化させると、直交変調器のオフセットによるキャリアの位相が回転するために、直交検波器で検波したベースバンド出力において、直交変調器のオフセットに基づく出力の位相が回転する。

【0048】図5は、直交検波器におけるベースバンド出力の位相回転を示したものであって、直交変調器のオフセットに基づく出力が、直交検波器のオフセット点を中心として、I、Q平面上で回転することが示されている。

【0049】このような、複素平面上的の単位円が観測できれば、このときのI、Qチャネルのそれぞれの最大値 V_{imax}, V_{qmax} および最小値 V_{imin}, V_{qmin} を

【数1】

算によって、変調系および検波系の総合のオフセットを計測することができる。

【0052】図6は、変調系と検波系の総合のオフセットを説明するものである。図中、破線は検波系のオフセット出力、bは変調系のオフセット出力を示し、aは単位円を発生する出力である。

13

【0053】図6から、図5の場合と同様にして、
 (1)～(3)式と同様の演算を行なうことによって、
 図中、細線によって示す、直交変調器および直交検波器
 との、総合のオフセットを計測できることが知られる。
 【0054】直交変調器と直交検波器の総合のオフセッ
 トを計測できれば、前述のように直交検波器のオフセッ
 トは既知なので、直交変調器と直交検波器の総合のオフ
 セットから直交検波器のオフセットを複算的に減算する
 ことによって、直交変調器のオフセットを分離して求め
 ることができる。
 【0055】直交変調器および直交検波器のオフセット
 を計測したのち、歪補償動作を行なう。エンベロープ検
 出歪補償方式では、送出信号と帰還信号の大きさを比
 較するので、図6に示す復調信号の大きさ a を1、Q座
 標上で計測するが、復調信号の大きさには、直交変調器
 のオフセット b と直交検波器のオフセット c とが重畳さ
 れているので、それらを補正する必要がある。直交変調
 器のオフセットと直交検波器のオフセットは前述のよう
 に予め計測され、既知なので、演算によって補正を行な
 うことが可能である。
 【0056】従って本発明によれば、オフセットが存在
 するアナログの直交変調器と直交検波器とを用いても、
 オフセットによる誤差を除去した、歪補償方式を実現す
 ることができる。
 【0057】
 【発明の実施の形態】図7は、本発明の実施形態(1)を
 示したものであって、直交変調器のオフセットを低減す
 る機能を有する歪補償方式を提案するものである。
 【0058】図7において、音声CODEC11から送
 出されるデータ群は、TDMA部12においてバースト
 処理されて、演算/制御部13に送られる。入力データ
 は、演算/制御部13において、I信号とQ信号に分離
 され、それぞれデジタルアナログ変換器(DA)1
 4、15を経てアナログベースバンド信号に変換され、
 それぞれ増幅器(AMP)16、17を経て増幅された
 のち、直交変調器18に入力される。
 【0059】直交変調器18においては、AMP16、
 17からの入力に対して、それぞれ乗算器19、20にお
 いて、基準搬送波と、これを90°移相器21によ
 って90°移相した信号とを乗算することによって、直交
 変調を行なう。基準搬送波は、第1のPLL周波数シン
 セサイザ(以下、単にPLLという)22からハイブリ
 ッド(HYB)23を経て供給される。変調出力は増幅
 器(AMP)24を経て増幅され、送信ミキサ(MI
 X)25において、第2のPLL周波数シンセサイザ
 (以下、単にPLLという)26からの局部発振信号
 によってアップコンバージョンされ、電力増幅器(P-A
 MP)27を経て所要電力まで増幅されたのち、方向性
 結合器(HYB)28を経てアンテナ(ANT)29に
 結合され、送信される。

14

【0060】方向性結合器28を経て分岐された送信信
 号は、ハイブリット(HYB)30を経て入力され、増
 幅器(AMP)31で増幅されたのち、受信ミキサ(M
 IX)32において、第2のPLL26からの局部発振
 信号によってダウンコンバージョンされ、増幅器33
 (AMP)で増幅され、バンドパスフィルタ(BPF)
 34によって帯域制限されたのち、直交検波器35に入
 力される。
 【0061】直交検波器35においては、BPF34か
 らの入力に対して、それぞれ乗算器36、37にお
 て、第1のPLL22からの基準搬送波と、これを90°
 移相器38によって90°移相した信号とを乗算する
 ことによって、直交検波を行なって、送信側における
 ベースバンド信号を再現する。このベースバンド信号は、
 アナログデジタル変換器(AD)39、40を経てデ
 ジタル信号に変換されて、演算/制御部13に入力さ
 れる。
 【0062】演算/制御部13では、帰還されたベ
 ースバンド信号の振幅と、送信ベースバンド信号の振幅とを
 比較して、両者が同じになるまで、送信ベースバンド信
 号をプリディストーション処理する動作を行なうので、
 最終的に、直交変調部および電力増幅部の非直線性によ
 って生じる歪を補償することができる。
 【0063】本発明の歪補償方式においては、その動作
 に先立って、無変調状態で送信動作させて、直交変調器
 のオフセットの補償を行なう。すなわち直交変調器18
 のオフセットによる洩れキャリアをHYB30を経て抽
 出し、バンドパスフィルタ(BPF)41を経て帯域制
 限したのち、増幅器(AMP)42で増幅し、検波器
 (DET)43で検波して直流信号に変換し、アナログ
 デジタル変換器(AD)44を経てデジタル信号に
 変換して、制御部(CPU)45に入力する。
 【0064】CPU45は、これによって2種類の制御
 信号を発生し、それぞれデジタルアナログ変換器(D
 A)46、47を経てアナログ信号に変換してAMP1
 6、17に供給し、それぞれの動作基準点(オフセッ
 ト)を調整することによって、直交変調器18のI、Q
 入力レベルを微調し、これによって、その洩れキャ
 リアの値が最小になるようにする。なお、PLL26は、C
 PU45によって制御されることによって、使用チャ
 ネルに依りて、局部発振周波数を切り替えられる。
 【0065】このように実施形態(1)によれば、直交
 変調器のオフセットキャリアのエネルギーを検出し、直
 流成分に変換する手段と、この検出信号によって直交
 変調器のオフセット電圧を制御する機能を有する制御
 手段とを設けることによって、送信側の直交変調器の
 オフセットによる影響を排除した歪補償を実現するこ
 とができる。
 【0066】図8は、実施形態(1)の具体的回路構成例
 を示したものであって、図7の場合と同じものを同じ番

号で示している。図8において、100は音声信号を入力するマイク(MIC)である。101は直交変調器を構成するICであって、乗算器102、103および基準搬送波を移相する $\pi/4$ シフト回路104からなっている。105、106は送信信号を帯域制限するバンドパスフィルタ(BPF)である。

【0067】107は受信部を構成するICであって、108は増幅器(AMP)である。109は直交検波器を構成するICであって、乗算器110、111を含み、基準搬送波を移相する $\pi/4$ シフト回路112を外付されている。113、114は検波出力を帯域制限するローパスフィルタ(LPF)である。115はダイオード、116は平滑用コンデンサであって、洩れキャリアに対する検波器を構成している。

【0068】図8において、演算/制御部13は、信号処理プロセッサ(DSP)によって構成され、ベースバンド波形生成およびリニアライザの機能を有している。また、AMP16、17は差動増幅器からなり、一方の入力にDA14、15を接続して、他方の入力におけるDA46、47のアナログ信号に応じて、それぞれの出力レベルにオフセットを付与することによって、直交変調器に対するI、Q入力レベルを微調する。

【0069】図9は、本発明の実施形態(2)を示したものであって、直交変調器のオフセットを低減する機能を有する歪補償方式を提案するものである。図7における同じものを同じ番号で示し、46は制御部(CPU)であって、PLL26を制御して、使用チャンネルに応じて、局部発振周波数を切り替える。本実施形態においては、演算/制御部13Aは、DSPによって構成されている。

【0070】図9において、直交変調器18のオフセットによる洩れキャリアをハイブリッド30を経て抽出し、BPF41を経て帯域制限したのち、AMP42で増幅し、DET43で検波して直流信号に変換し、AD44を経てデジタル信号に変換して、演算/制御部13Aに入力する。

【0071】演算/制御部13Aは、これによって、I、Q入力レベルを微調して、DA14、15を経てアナログ信号に変換して、直交変調器18に入力することによって、直交変調器18からの洩れキャリアの量が最小になるようにする。

【0072】このように実施形態(2)によれば、歪補償のためのDSPがオフセット補償機能を内蔵することによって、送信側の直交変調器のオフセットによる影響を排除した歪補償を実現することができるとともに、オフセット除去のための制御部(CPU)を必要としないので、小型化とコストダウンを図ることができる。

【0073】図10は、実施形態(2)の具体的回路構成例を示したものであって、図8および図9の場合と同じものを同じ番号で示している。図10において、演算/

制御部13Aは、DSPで構成され、ベースバンド波形生成およびリニアライザの機能を有しているとともに、直交変調器のオフセットを補償する機能をも有している。

【0074】図11は、本発明の実施形態(3)を示したものであって、直交変調器のオフセットを低減する機能を有する歪補償方式を提案するものである。図8における同じものを同じ番号で示し、47はハイブリッド(HYB)、48はスイッチ(SW)である。

【0075】図11の実施形態においては、直交変調器18のオフセットに起因する洩れキャリアのエネルギーを検出する手段を、歪補償のために出力を帰還する手段と共用する。

【0076】方向性結合器28を経て分岐された送信信号は、増幅器31で増幅されたのち、受信ミキサ32において、第2のPLL26からの局部発振信号によってダウンコンバージョンされ、増幅器33で増幅され、バンドパスフィルタ(BPF)34によって帯域制限されたのち、直交検波器35に入力されて、送信側におけるベースバンド信号を再現し、これによって歪補償動作を行なう。

【0077】直交変調器18のオフセット除去動作時には、BPF34の出力をHYB47で分岐し、DET43で検波して直流信号に変換した信号をスイッチ48で切り替えて、AD変換器40を経てデジタル信号に変換して、演算/制御部13Aに入力する。演算/制御部13Aは、これによって、I、Q入力レベルを微調して、デジタルアナログ(DA)変換器14、15を経て直交変調器18に入力することによって、直交変調器18からの洩れキャリアの量が最小になるようにする。

【0078】このように実施形態(3)によれば、直交検波器35の前で、直交変調器18のオフセットによる洩れキャリアによるエネルギー成分を分岐する手段と、このエネルギー成分を切り替えて演算/制御部13Aに入力する手段とを設けたことによって、送信側の直交変調器のオフセットによる影響を排除した歪補償を実現することができる。この際、オフセット除去のための制御部(CPU)を必要としないとともに、直交変調器18のオフセットに起因する洩れキャリアのエネルギーを検出する手段を、歪補償のために出力を帰還する手段と共用するので、さらに小型化とコストダウンを図ることができる。

【0079】図12は、本発明の実施形態(4)を示したものであって、直交変調器のオフセットを低減する機能を有する歪補償方式を提案するものである。図9における同じものを同じ番号で示し、49はRSSI(Radio Signal Strength Indicator)出力発生部、50は直交検波器を含む受信IF ICである。

【0080】図12の実施形態においては、歪補償のために送信出力を帰還する手段が、RSSI出力機能を有

している場合に、直交変調器18のオフセットに起因する洩れキャリアのエネルギーを検出する手段として、このRSSI出力機能を利用する。

【0081】方向性結合器28を経て分岐された送信信号は、AMP31で増幅されたのち、受信ミキサ32において、第2のPLL26からの局部発振信号によってダウンコンバージョンされ、AMP33で増幅され、BPF34によって帯域制限されたのち、直交検波器35に入力されて、送信側におけるベースバンド信号を再現され、これによって歪補償動作を行なう。

【0082】直交変調器18のオフセット除去動作時には、RSSI出力発生部49において、AMP33の入出力を比較することによって発生したRSSI出力を、AD44を経てデジタル信号に変換して、演算/制御部13Aに入力する。演算/制御部13Aは、これによって、I、Q入力レベルを微調して、DA14、15を経て直交変調器18に入力することによって、直交変調器18からの洩れキャリアの量が最小になるようにする。

【0083】このように実施形態(4)によれば、RSSI出力手段と、RSSI出力をデジタル信号に変換するAD手段とを備えることによって、送信側の直交変調器のオフセットによる影響を排除した歪補償を実現することができるとともに、オフセット除去のための制御部(CPU)を必要としないとともに、直交変調器18のオフセットに起因する洩れキャリアのエネルギーを検出する手段として、受信IF ICが有するRSSI出力機能を利用するので、別途、エネルギー検出手段が不要となり、さらに小型化とコストダウンを図ることができる。

【0084】RSSI機能は、エネルギー検出精度が高く、検出レベルのダイナミックレンジが大きいので、直交変調器のオフセット除去のための補償精度を向上することができる。

【0085】図13は、実施形態(4)の具体的回路構成例を示したものであって、図8および図12の場合と同じものを、同じ番号で示している。図13において、IC107が有するRSSI出力を、直交変調器18のオフセットに起因する洩れキャリアのエネルギーを検出する手段として使用している。

【0086】なお、上記各実施形態のオフセット調整は、時分割多重方式の場合、送信バーストのブリアンブル時や、自己割り当てスロットの間に行なえばよい。

【0087】本発明の実施形態(5)として、実施形態(1)、(2)における、直交変調器18のオフセットに起因する洩れキャリアのエネルギーを検出する手段において、キャリア成分を抽出するために用いられる、BPF41を狭帯域として、オフセットに基づくキャリア成分と、変調成分とを分離可能にする。

【0088】このように実施形態(5)によれば、狭帯域

のフィルタを備えることによって、通常変調時においても、直交変調器のオフセット補償を行なうことができるようになる。なお、実施形態(1)、(2)の場合は、BPF41が特に狭帯域ではないため、オフセットに基づくキャリア成分と変調成分とを分離できないので、無変調時でない、直交変調器のオフセット補償を行なうことができない。

【0089】図14は、本発明の実施形態(6)を示したものであって、直交変調器のオフセットを低減する機能を有する歪補償方式を提案するものである。図9における同じものを同じ番号で示し、51は通倍器である。

【0090】図14において、直交変調器18のオフセットによる洩れキャリアをハイブリッド30を経て抽出し、通倍器51によって例えば8通倍したのち、BPF41を経て帯域制限したのち、AMP42で増幅し、DET43で検波して直流信号に変換し、AD44を経てデジタル信号に変換して、演算/制御部13Aに入力し、これによって、直交変調器18のI、Q入力レベルを微調して、洩れキャリアの量が最小になるようにする。

【0091】図15は、通倍による同一位相への縮退を説明するものである。図中に示された各位相の信号を8通倍すると、例えば、

【数2】

【数2】

$$e^{j\frac{2\pi}{8} \times 8} = e^{j2\pi}$$

【数3】

$$e^{j\frac{4\pi}{8} \times 8} = e^{j4\pi}$$

のように、すべての位相成分が同じ位相に縮退する。

【0092】従って、QPSK信号のすべての変調成分と、オフセットに基づくキャリアとが同一位相になるので、この状態でキャリアの大きさが最小になるように制御することによって、オフセットキャリアを低減して、直交変調器のオフセット補償を行なうことができる。

【0093】実施形態(6)によれば、通倍手段を備えることによって、送信側の直交変調器のオフセットによる影響を排除した歪補償を実現することができるとともに、通常変調時にも、直交変調器のオフセットの補償を行なうことができる。実施形態(5)の場合と比較して、技術的に困難で高価な狭帯域フィルタを必要としないので、コスト的に有利である。

【0094】図16は、本発明の実施形態(7)を示したものであって、直交変調器のオフセットを低減する機能を有する歪補償方式を提案するものである。図9における同じものを同じ番号で示し、52は直交変調器であって、乗算器53、54および90°移相器55とからなっている。56は、極性反転器である。

【0095】図16において、BPF34で抽出された、直交変調器18のオフセットに基づくキャリアを、直交変調器52の一方の乗算器53に加えるとともに、これを90°移相器55を経て90°移相して他方の乗算器54に加え、送信信号のI成分を乗算器53に加え、Q成分を極性反転器56を経て反転して乗算器54に加えることによって、オフセットに基づくキャリアを送信信号で逆変調して、変調成分を除去する。

【0096】変調成分が除去されたキャリア成分を、BPF41を経て帯域制限したのち、DET43で検波して直流信号に変換し、AD44を経てデジタル信号に変換して、演算/制御部13Aに入力する。

【0097】演算/制御部13Aは、これによって、I、Q入力レベルを微調して、DA14、15を経て直交変調器18に入力することによって、直交変調器18からの洩れキャリアの値が最小になるようにする。

【0098】このように実施形態(7)によれば、逆変調手段を備えることによって、送信側の直交変調器のオフセットによる影響を排除した歪補償を実現することができる。通常変調時にもオフセット補償を行なうことができる。実施形態(5)の場合と比較して、技術的に困難で高価な狭帯域フィルタを必要としないので、コスト的に有利である。

【0099】図17は、本発明の実施形態(8)を示したものであって、直交変調器のオフセットを低減する機能を有する歪補償方式を提案するものである。図9における同じものを同じ番号で示し、57はスイッチ(SW)であって、ANT29を切り離す作用を行なう。

【0100】図17において、直交変調器18のオフセットに基づくキャリアを、直交変調器18の出力側、送信ミキサ25の入力側、P-AMP27の入力側のいずれかから分岐して、BPF41を経て帯域制限したのち、AMP42で増幅し、DET43で検波して直流信号に変換し、AD44を経てデジタル信号に変換して、演算/制御部13Aに入力する。

【0101】演算/制御部13Aは、これによって、I、Q入力レベルを微調して、DA14、15を経て直交変調器18に入力することによって、直交変調器18からの洩れキャリアの量が最小になるようにする。

【0102】一方、AMP24またはP-AMP27の電源を断にするか、またはアンテナ系を断にすることによって、送信断の状態、または時分割多重通信における自己スロット時以外の時間に、上記の洩れキャリアの補*

$$\begin{aligned} p &= (r \cos \theta + v_x)^2 + (r \sin \theta + v_y)^2 \\ &= r^2 + v_x^2 + v_y^2 + 2rv_x \cos \theta + 2rv_y \sin \theta \\ &= r^2 + p_1 + 2r(v_x \cos \theta + v_y \sin \theta) \quad \dots (4) \end{aligned}$$

ここで $p_1 = v_x^2 + v_y^2$ は無信号出力時の電力測定値である。

$$\frac{dp}{d\theta} = -2rv_y \sin \theta + 2rv_x \cos \theta = 0$$

であるから、導関数が0になる θ を θ_0 として、

* 償動作を行なえるようにする。

【0103】このように実施形態(8)によれば、空中線系切断手段または増幅器電源断手段等の、空中線出力遮断手段を備えることによって、送信断の状態、または時分割多重でアイドルスロット時に、直交変調器のオフセット補償を行なうことができる。従ってオフセット補償に必要な時間を短縮することができる。

【0104】本発明の実施形態(9)として、上述の各実施形態(1)～(8)において、直交変調器のオフセット制御機能が周知の振動原理によって動作するようにすることができる。さらにこの場合の振動幅が、オフセットキャリア量の減少に伴って、次第に減少するようになる、振動アルゴリズムを用いることもできる。

【0105】図18は、振動アルゴリズムによるオフセット補償のフローチャート例を示したものである。図中、 V_I 、 V_Q は、直交変調器に対するI成分とQ成分の入力電圧、 V_A は直交変調器のオフセットに基づくキャリアのエネルギー検出電圧である。また図19は、振動量の設定を説明するものであって、(a)は振動量が一定の場合を示し、(b)は振動量がオフセットキャリアに反比例する場合を示している。

【0106】実施形態(9)によれば、振動アルゴリズムを備えることによって、高速かつ高精度のオフセット補償動作を実現することができる。

【0107】また実施形態(10)として、実施形態(1)～(3)の場合に、直交変調器のオフセット制御機能を、無信号出力時のキャリアリーク電力(オフセット量)と、変調ベースバンド信号として単位円を入力した場合の電力測定値とを用いて、直交変調器のオフセットを推定する演算アルゴリズムを用いることによって、振動動作よりも速やかにオフセット補償を可能にすることができる。

【0108】この場合の演算アルゴリズムは、次のようなものとなる。いま、 v_x 、 v_y をDCオフセットとし、振幅 r の単位円を出力した場合、検出される電力 p は、 $p = x^2 + y^2$
 $(x - v_x)^2 + (y - v_y)^2 = r^2$
で表される。これから、電力 p を r の回転角 θ で表し、その最大値、最小値を求める。

【0109】

$$\begin{aligned} x - v_x &= r \cos \theta \\ y - v_y &= r \sin \theta \end{aligned}$$

を代入して、電力 p を求めると、

※【0110】

※

21

$$v_x / v_s = \sin \theta, \quad v_y / v_s = \cos \theta,$$

式(4), (5)から v_x , v_y を求めると、

$$v_x = (1/2 r \cos \theta) (p_0 - p_L - r^2)$$

$$v_y = (1/2 r \sin \theta) (p_0 - p_L - r^2)$$

ここで p_0 は、 $dp/d\theta = 0$ となるときの電力 p の値である。

【0111】すなわち、無信号出力時の電力 p_L 、振幅 r の単位円を出力したときの電力の最小値 p_0 と、これを与える θ が測定できれば、DCオフセット v_x , v_y を計算できる。最大値のオフセット角度(p_0 , θ)は、最小値のオフセット角度(p_0 , θ)と同じになる。

【0112】実施形態(10)によれば、直交変調器のキャリア洩れの検出手段と、演算手段とを設けることによって、高速のオフセット補償が可能であって、振動動作よりも速いオフセット補償を行なうことができる。この場合の演算手段としては、例えば実施形態(1)の場合は、制御部45が対応し、実施形態(2)の場合は、演算/制御部13Aが対応する。

【0113】本発明の実施形態(11)として、実施形態(1)~(3)において、無信号出力時のキャリアリーク電力の測定値と、変調ベースバンド信号として単位円を入力したときの電力測定値とから、オフセット量とオフセット角度を計測し、この計測値からオフセット点を推測することによって、オフセット補償を行なうことができる。

【0114】図20は、オフセット点の推測を説明するものであって、(a)はDSPが認識しているオフセット点と直交変調器によるオフセットとの関係、(b)は単位円入力状態の電力計測値の変化、(c)はオフセット点の推測をそれぞれを示している。

【0115】① DSPは自分が認識している零点を出力する。

② そのときの直交変調器のオフセットに基づくオフセットキャリアの電力 P を検出手段によって測定する。(このとき、電力はわかるが、オフセットの方向は未知である。)

【0116】③ DSPは単位円を出力する。オフセットの存在によって信号の方向に電力差があり、 P_{max} のときの方向が、オフセットの方向で、そのときの角度が θ である。(DSPは自分で単位円を出力しているので、 θ を認識している。)

【0117】④ θ と、②項で求められたオフセット電力 P とから

$$r^2 = p = v_x^2 + v_y^2$$

$$\text{ここで } r = P^{1/2}$$

$$v_x = r \sin \theta$$

$$v_y = r \cos \theta$$

【0118】従って、 θ と r がわかれば、簡単な演算によって、オフセット量 v_x , v_y を導くことができる。

22

…(5)

【0119】実施形態(11)によれば、キャリアリーク検出手段と、演算手段とによって、高速に、直交変調器のオフセット補償を行なうことができる。本実施形態によれば、振動動作の場合より高速にオフセット補償を行なうことができるとともに、実施形態(10)の場合より演算量が少ないので、さらに高速にオフセット補償を行なうことができる。この場合の演算手段としては、例えば実施形態(1)の場合は、制御部45が対応し、実施形態(2)の場合は、演算/制御部13Aが対応する。

【0120】本発明の実施形態(12)として、実施形態(1)または(11)で求めたオフセット点を、振動動作の開始点として、直交変調器のオフセット補償を行なうことができる。

【0121】実施形態(12)によれば、キャリアリーク検出手段と、演算手段と、振動動作とによって、高速かつ高精度に、直交変調器のオフセット補償を行なうことができる。これは、演算方式でおおまかにオフセット量を見だしてから、振動動作によって正確なオフセット量を求めるためである。

【0122】なお、上記各実施形態において、オフセット補償の処理を行なう演算手段としては、例えば実施形態(1)の場合は、制御部45が対応し、実施形態(2)の場合は、演算/制御部13Aが対応する。

【0123】図21は、本発明の実施形態(13)を示したものであって、直交変調器と直交検波器のオフセットを個別に演算して、それぞれのオフセットによる歪補正誤差を補償する機能を有する歪補償方式を提案するものである。図9における同じものを同じ番号で示し、60はデジタルアナログ変換器(DA)、61は移相器である。

【0124】実施形態(13)においては、図9について説明したように、直交変調器18からの直交変調信号を、出力側で分岐して、直交検波器35に入力して直交検波を行なって演算/制御部13Aに入力することによって、帰還されたベースバンド信号の振幅と、送信ベースバンド信号の振幅とを比較して、両者が同じになるまで、送信ベースバンド信号をプリディストーション処理する動作を行なうことによって、エンベロープ検出型歪補償が行なわれる。

【0125】さらに送信断時、または時分割多重伝送方式の送信バーストのプリアンブル時や自己割り当てスロット時に、DA変換器60は演算/制御部13Aからの出力信号をアナログ信号に変換して出力し、移相器61はこの出力信号に応じて、PLL22から加えられる基準搬送波の位相を、 $0^\circ \sim 360^\circ$ 変化させる。

【0126】これによって、無変調状態での直交変調器18のオフセットに起因する洩れキャリアの位相回転によって、直交検波器35のベースバンド出力が位相回転して、複素平面上で単位円を描くので、演算/制御部1

3 Aにおいて、この単位円を観測して、前述の(1)～(3)式の演算を行なうことによって、前述のように、直交検波器のオフセットを求めることができる。

【0127】次に基準搬送波の位相変化を0にした状態で、演算/制御部13 Aにおいて、直交変調器18に対するI、Q入力を強制的に変化させて、単位円を出力するような変調を行なわせる。この変調波信号を分岐して直交検波器35に入力して、直交検波した信号について、演算/制御部13 Aにおいて、上述の(1)～(3)式と同様の演算を行なうことによって、前述のよう

に、変調系および検波系の、総合のオフセットを求めることができる。

【0128】演算/制御部13 Aでは、このようにして求められた、変調系および検波系の、総合のオフセットと、直交検波器のオフセットとから、複素演算によって、直交変調器のオフセットを分離して求める。演算/制御部13 Aでは、このようにして求められた直交検波器のオフセットと、直交変調器のオフセットとを記憶して、変調入力および復調出力に対する補償を行なって、直交検波器と直交変調器のオフセットに基づく歪みを除

去する。

【0129】従って、実施形態(13)によれば、直交変調器に対する移相手段を設けることによって、直交変調器と直交検波器のオフセットによる歪補正誤差を補償した歪補償を行なうことができるとともに、実施形態(1)～(12)の場合のように、直交変調器のオフセットキャリアを検出する手段が不要になる。

【0130】なお、実施形態(13)において、オフセット補償の処理は、実施形態(1)に示されたように、ベースバンド波形生成を行なうDSPからなる演算/制御部13とは別の制御部45において行なってもよく、または実施形態(2)に示されたように、ベースバンド波形生成を行なうDSPからなる演算/制御部13 Aにおいて行なうようにしてもよい。

【0131】本発明の実施形態(14)においては、実施形態(13)において、直交検波器35のオフセットを求める演算期間中に、直交変調器18に強制的にオフセットを付加する手段を設ける。

【0132】これによって、直交検波器35のオフセットを求める際の、直交変調器18のオフセットに起因するキャリアが増大し、その位相回転に基づく、直交検波器35のベースバンド出力の位相回転によって、複素平面上に描かれる単位円が拡大するので、演算/制御部13 Aにおいて、この単位円を観測して、前述の(1)～(3)式の演算を行なって、直交検波器のオフセットを求める際の、演算精度を向上させることができる。

【0133】実施形態(14)によれば、直交変調器に対して移相手段と、オフセット付与手段とを設けることによって、より正確に直交検波器のオフセットを演算することが可能となる。

【0134】本発明の実施形態(15)として、実施形態(13)において、直交変調器に対する基準搬送波の位相を $0^\circ \sim 360^\circ$ 変化させるための移相手段61として、プランスラインハイブリッドに可変容量ダイオードを装架した形式、または無限移相器(4相位相変調器)で構成された形式のものを使用することができる。

【0135】本発明の実施形態(16)として、基準搬送波の位相を $0^\circ \sim 360^\circ$ 変化させるための移相手段61が、直交変調器のオフセット量の演算のために使用されると同時に、エンベロープ検出型歪補償動作において、両乗算器19、20に対する送出信号の遅延による位相調整に共用することができる。

【0136】実施形態(16)によれば、移相手段61の他に図示されない位相調整手段を設けることによって、遅延による位相調整手段を有する歪補償方式において、オフセット演算にこの位相調整手段を共用することができる。小型化とコストダウンに寄与することができる。

【0137】図22は、本発明の実施形態(17)を示したものであって、直交変調器と直交検波器のオフセットを個別に演算して、それぞれのオフセットによる歪補正誤差を補償する機能を有する歪補償方式を提案するものである。図21における同じものを同じ番号で示し、62は第3のPLL周波数シンセサイザ(以下、単にPLLという)、63は基準周波数発生器(TCXO)である。

【0138】実施形態(17)においては、直交変調器18に対する基準搬送波の位相を $0^\circ \sim 360^\circ$ 可変するための移相手段を、PLL周波数シンセサイザを複数使用して構成する。図22に示すように、直交変調器18に対する基準搬送波をPLL22から供給し、送信ミキサ25および受信ミキサ32に対する局部共振信号をPLL26から供給し、直交検波器35に対する基準搬送波をPLL62から供給するとともに、PLL22とPLL62に与える基準周波数信号をTCXO63から供給する。

【0139】オフセット計測時には、PLL22またはPLL62のいずれか一方のPLLの出力周波数をN(Nは整数)チャンネル分ずらすか、またはPLLで設定可能な周波数だけ離れた周波数になるようにすることによって、両PLLの差の周波数で直交検波器35のベースバンド出力を位相回転させることができるので、演算/制御部13 Aにおいて、複素平面上に描かれる単位円を観測して、前述の(1)～(3)式の演算を行なって、直交検波器のオフセットを求めることができる。

【0140】演算/制御部13 Aでは、さらに前述のように、変調系および検波系の、総合のオフセットを求めることによって直交変調器のオフセットを分離して求めることによって、直交検波器と直交変調器のオフセットに基づく歪みを除去する。

【0141】実施形態(17)によれば、複数のPLLとP

PLL制御手段とを備えることによって、正確な回転速度で単位円を描かせて、オフセット量の演算を高精度に実行することができる。本実施形態は、例えば送受信装置が分離している場合のように、もともと複数のPLLを使用している装置の場合、回路規模を拡大することなく実現できる利点がある。

【0142】図23は、本発明の実施形態(18)を示したものであって、直交変調器と直交検波器のオフセットを個別に演算して、それぞれのオフセットによる歪補正誤差を補償する機能を有する歪補償方式を提案するものである。図中、70は基準発振器、71~73はそれぞれPLL周波数シンセサイザ（以下、単にPLLという）、74~76はそれぞれ送信機（TX）である。

【0143】実施形態(18)は、例えば基地局無線装置のように、複数の送信機が近接して設置され、それぞれのPLLが共通の基準発振器から基準周波数信号を供給されるように構成された装置の場合に適用されるものである。本実施形態においては、各送信機74~76にそれぞれ複数の基準搬送波を入力して選択して使用できるように構成する。

【0144】オフセット演算時には、送信機内部の直交変調器または直交検波器の基準搬送波周波数を切替手段によって切り替えることによって、直交変調器と直交検波器の基準搬送波周波数が、N（Nは整数）チャンネル分異なるようにする。これによって、実施形態(17)の場合と同様に、両基準搬送波周波数の差の周波数で直交検波器35のベースバンド出力を位相回転させて、直交検波器のオフセットを求めることができる。

【0145】さらに前述のように、変調系および検波系の、総合のオフセットを求め、演算によって直交変調器のオフセットを分離して求めることによって、直交検波器と直交変調器のオフセットに基づく歪みを除去する。

【0146】実施形態(18)では、各送信機に基準搬送波の入力手段と切替手段とを設けることによって、正確な回転速度で単位円を描かせて、オフセットの演算を高精度に実行することができる。本実施形態によれば、複数の送信機を有し隣接装置のPLLを相互に利用可能な場合に、新たなPLLを設置する必要がない利点がある。

【0147】図24は、本発明の実施形態(19)を示したものであって、直交変調器と直交検波器のオフセットを個別に演算して、それぞれのオフセットによる歪補正誤差を補償する機能を有する歪補償方式を提案するものである。図中、80、81は送信装置である。各送信装置において、82はPLL周波数シンセサイザ（以下、単にPLLという）、83は分配器、84はスイッチ（SW）、85は直交変調器、86は直交検波器である。

【0148】実施形態(19)は、例えば基地局無線装置のように、複数の送信機が近接して設置されている場合に適用されるものである。本実施形態においては、各送信装置80、81において、PLL82の基準搬送波信号

を分配器83を経て直交変調器85と相手送信装置に供給し、自装置のPLLの基準搬送波または相手装置のPLLの基準搬送波をスイッチ84を経て切り替えて直交検波器86に供給するように構成する。スイッチ84は、常時は、自装置のPLL82側を選択している。

【0149】オフセット演算時には、相手装置のPLLの基準搬送波をスイッチ84によって切り替えて直交検波器86に供給することによって、直交変調器と直交検波器の基準搬送波周波数が、N（Nは整数）チャンネル分異なることにより、または同周波数であっても非同期であることによって、実施形態(17)の場合と同様に、両基準搬送波周波数の差の周波数で直交検波器35のベースバンド出力を位相回転させて、直交検波器のオフセットを求めることができる。

【0150】さらに前述のように、変調系および検波系の、総合のオフセットを求め、演算によって直交変調器のオフセットを分離して求めることによって、直交検波器と直交変調器のオフセットに基づく歪みを除去する。

【0151】実施形態(19)では、各送信装置に基準搬送波の入出力手段と切替手段とを設けることによって、正確な回転速度で単位円を描かせて、オフセットの演算を高精度に実行することができる。本実施形態によれば、複数の送信機を有し隣接装置のPLLを相互に利用可能な場合に、新たなPLLを設置する必要がない利点がある。

【0152】図25は、本発明の実施形態(20)を示したものであって、直交変調器と直交検波器のオフセットを個別に演算して、それぞれのオフセットによる歪補正誤差を補償する機能を有する歪補償方式を提案するものである。図中、図21における同じものを同じ番号で示し、64、65はそれぞれスイッチ（SW）である。

【0153】実施形態(20)において、直交変調器の出力から空中線系の入力までのいずれかの部分から変調信号を分岐して、直交検波器の入力から空中線系の入力までのいずれかの部分に帰還する。図25においては、SW64を設けて、AMP24の出力からBPF34の入力に接続することが示されている。また、オフセット演算時には、空中線出力を断にする。図25においては、SW65を設けて、ANT29を切り離すことが示されているが、ANT29を切り離す代わりに、P-AMP27の電源をオフにしてもよい。

【0154】実施形態(20)においては、SW64をオンにし、SW65をオフにすることによって、非送信時、かつ時分割多重方式の自己スロット以外の時間（アイドルスロット時）に、オフセット演算を行なって、オフセット補償動作を行なうことができる。

【0155】このように実施形態(20)によれば、空中線出力遮断手段を設けることによって、送信断の状態でも、オフセット補償が可能である。さらに時分割多重方式では、アイドルスロット時に、オフセット補償を行な

うことができる。従ってオフセット補償に必要な時間を短縮することができる。

【0156】本発明の実施形態(21)として、上記各実施形態のオフセット補償動作を行なう場合に、送信装置のキャリア周波数、送信電力、装置温度の検出手段を設けて、オフセット補償動作時の送信装置のキャリア周波数、送信電力、装置温度の各条件のすべてまたは一部の条件ごとのオフセットをテーブルとして記憶するようにする。そして送信時には、そのときの上記条件から前回補償動作時のオフセットをテーブルから求めて、この値からオフセット演算を開始するようにする。また前回のデータからオフセットが少ない場合は、オフセット演算を省略する。

【0157】実施形態(21)によれば、オフセットをテーブル化する手段と、この値を記憶する記憶手段とを備えることによって、前回補償動作時のデータをオフセット補償の演算開始点とすることによって、演算所要時間を短縮することができる。また振動動作の場合は、前回オフセット点から振動を開始することによって、高速収束可能となる。さらにオフセット演算を省略できる場合には、直ちに歪補償動作を開始することができるので、歪補償時間を短縮することができる。

【0158】本発明の実施形態(22)として、上記の各実施形態のオフセット補償動作を、時分割多重方式において、自己割り当てスロットに前置されているプリアンブル期間内に行なうようにする。

【0159】本発明の実施形態(23)として、上記の各実施形態のオフセット補償動作を、時分割多重方式において、自己割り当てスロットに前置されているプリアンブル期間内に行なうとともに、複数回のプリアンブル期間を経て収束するようにする。

【0160】本発明の実施形態(24)として、送信装置の歪補償を行なう際に、自己割り当てスロットに前置されているプリアンブル期間内、または複数のプリアンブル期間内に、第1番目に直交変調器の洩れキャリアによるオフセットの調整または計測演算を行ない、第2番目に直交検波器のオフセットの計測演算を行ない、第3番目に歪補正のパラメータを設定する。

【0161】

【発明の効果】以上説明したように本発明によれば、直交変調器のオフセットによるキャリア洩れのエネルギーを検出し、それが最小になるように直交変調器の入力レベルを調整することによって、直交変調器のオフセットを解消して送信変調波の波形歪みを除去することができる。

【0162】さらに直交変調器と直交検波器の基準搬送波に周波数差または位相差を与えて、直交検波器出力で単位円を描かせて直交検波器のオフセットを求め、直交変調器入力調整して直交検波器出力で単位円を描かせて、直交変調器と直交検波器の総合のオフセットを求め

て、これから直交変調器のオフセットを演算によって求め、これによって直交変調器入力および直交検波器出力を補償することによって、直交変調器と直交検波器のオフセットの影響を排除することができる。

【0163】従って本発明の歪補償方式によれば、エンベロープ検出型の歪補償を行なう場合に、より確実に、送信信号の歪を除去することができる。

【図面の簡単な説明】

【図1】エンベロープ検出型歪補償方式の概念を示す図である。

【図2】QPSK変調波を複素平面上に表した図である。

【図3】無変調時の複素平面上の出力を示す図である。

【図4】歪補償系における直交検波器と直交変調器の重畳したオフセットを説明する図である。

【図5】直交検波器におけるベースバンド出力の位相回転を示す図である。

【図6】変調系と検波系の総合のオフセットを説明する図である。

【図7】本発明の実施形態(1)を示す図である。

【図8】実施形態(1)の具体的回路構成例を示す図である。

【図9】本発明の実施形態(2)を示す図である。

【図10】実施形態(2)の具体的回路構成例を示す図である。

【図11】本発明の実施形態(3)を示す図である。

【図12】本発明の実施形態(4)を示す図である。

【図13】実施形態(4)の具体的回路構成例を示す図である。

【図14】本発明の実施形態(6)を示す図である。

【図15】運倍による同一位相への縮退を説明する図である。

【図16】本発明の実施形態(7)を示す図である。

【図17】本発明の実施形態(8)を示す図である。

【図18】振動アルゴリズムによるオフセット補償のフローチャート例を示す図である。

【図19】振動量の変化を説明する図である。

【図20】オフセット点の推測を説明する図である。

【図21】本発明の実施形態(13)を示す図である。

【図22】本発明の実施形態(17)を示す図である。

【図23】本発明の実施形態(18)を示す図である。

【図24】本発明の実施形態(19)を示す図である。

【図25】本発明の実施形態(20)を示す図である。

【符号の説明】

13 演算/制御部

13A 演算/制御部

16 増幅器

17 増幅器

18 直交変調器

22 PLL

29 空中線
35 直交検波器
45 制御部
51 遅倍器
52 直交変調器
62 PLL
63 基準周波数発生器
71 PLL
72 PLL
73 PLL

*74 送信機
75 送信機
76 送信機
80 送信装置
81 送信装置
82 PLL
84 スイッチ
85 直交変調器
86 直交検波器

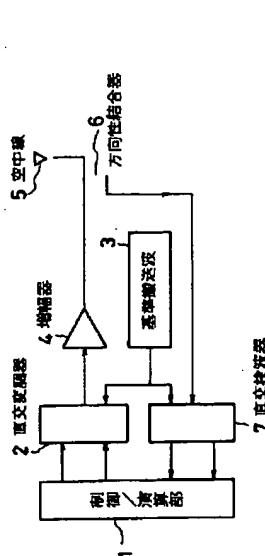
*10

【図1】

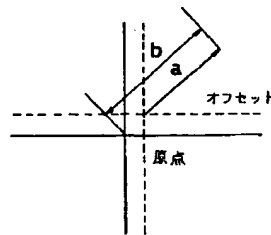
【図2】

【図3】

エンベロープ検出型歪補償方式の QPSK 変調波を複素平面上に表した図 無変調時の複素平面上的出力を示す図
概念を示す図

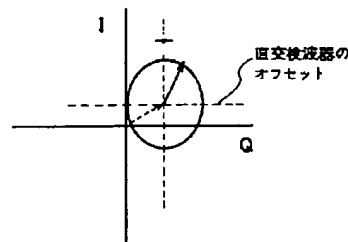


【図4】



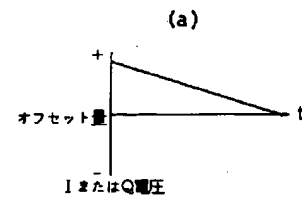
【図5】

直交検波器におけるベースバンド出力の
位相回転を示す図

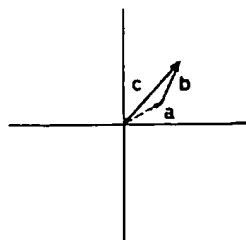


【図19】

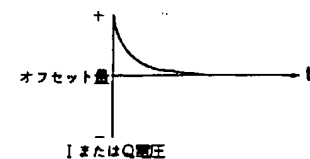
擾動量の変化を説明する図



歪補償系における直交検波器と直交変調器の
重畳したオフセットを説明する図

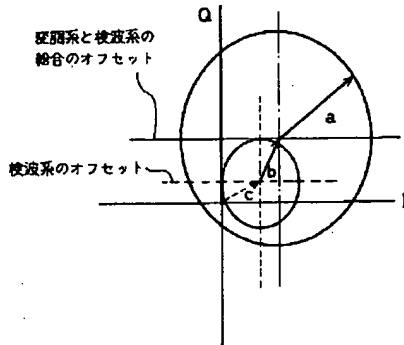


(b)



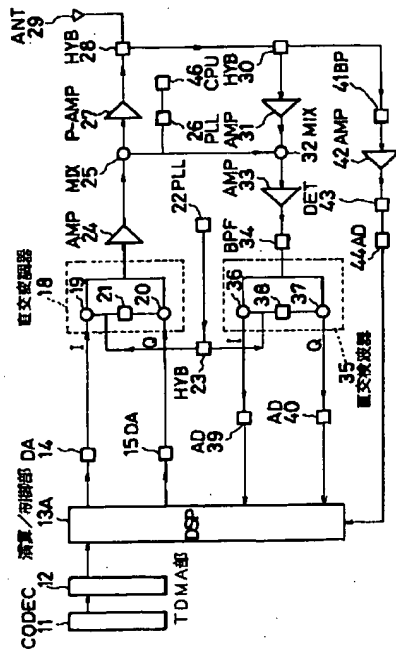
【図6】

変調系と検波系の総合の
オフセットを説明する図



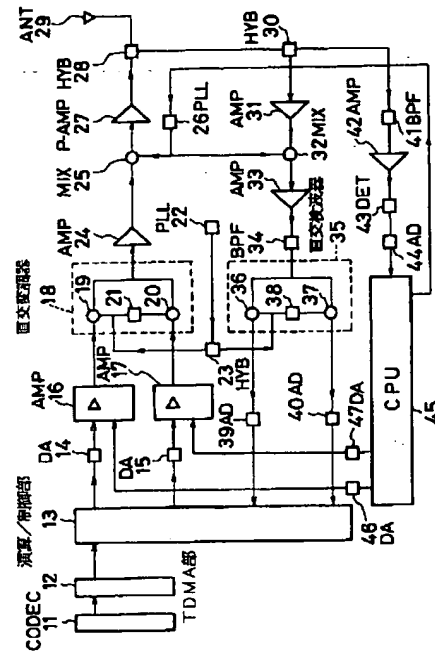
【図9】

本発明の実施形態(2)を示す図



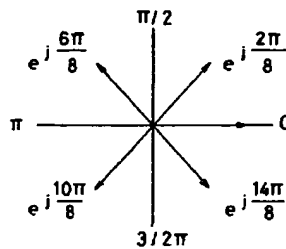
【図7】

本発明の実施形態(1)を示す図



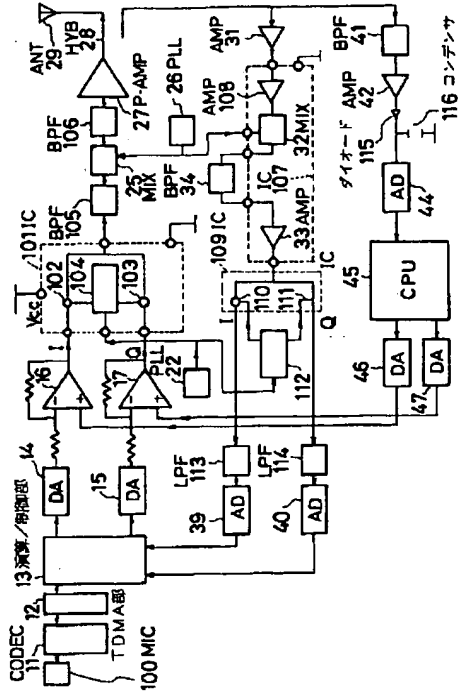
【図15】

遅位による同一位相への縮退を説明する図



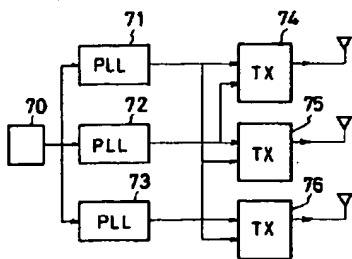
【図8】

実施形態(1)の具体的回路構成例を示す図



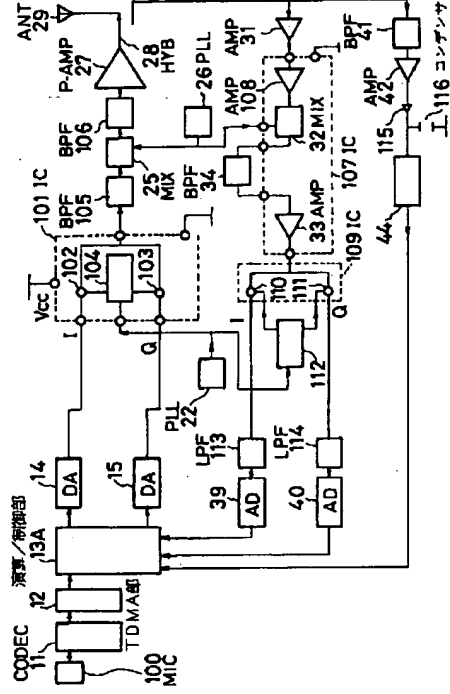
【図23】

本発明の実施形態(18)を示す図



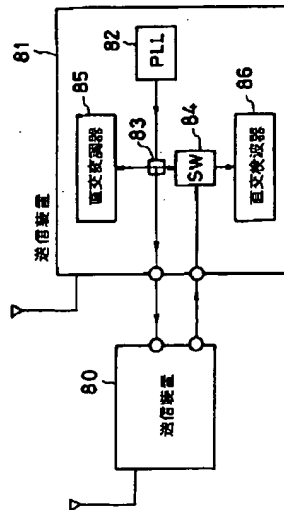
【図10】

実施形態(2)の具体的回路構成例を示す図



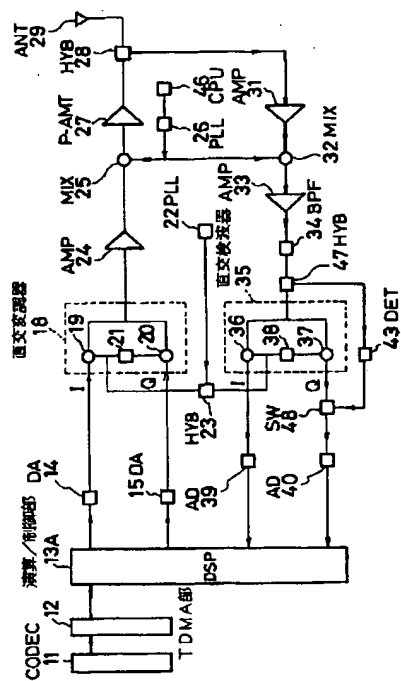
【図24】

本発明の実施形態(19)を示す図



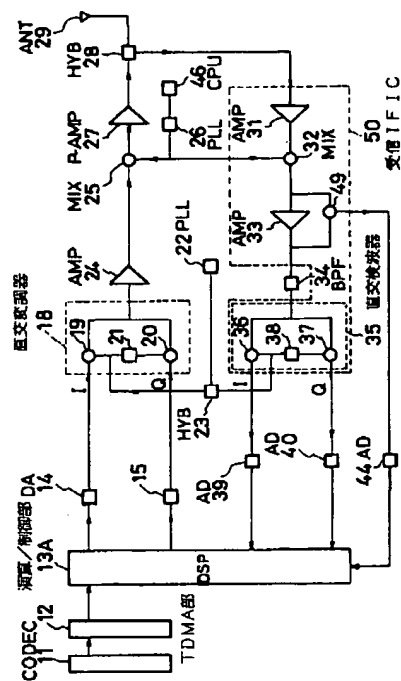
【図11】

本発明の実施形態(3)を示す図



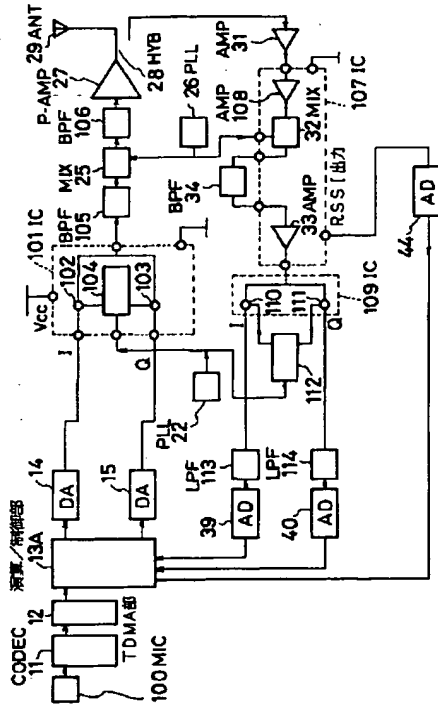
【図12】

本発明の実施形態(4)を示す図



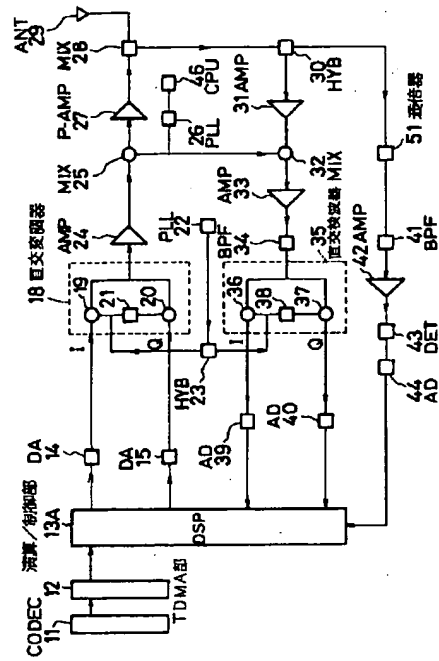
【図13】

実施形態(4)の具体的回路構成例を示す図



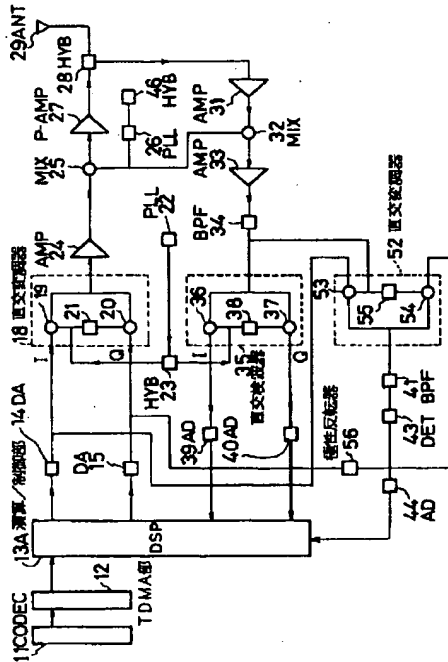
【図14】

本発明の実施形態(6)を示す図



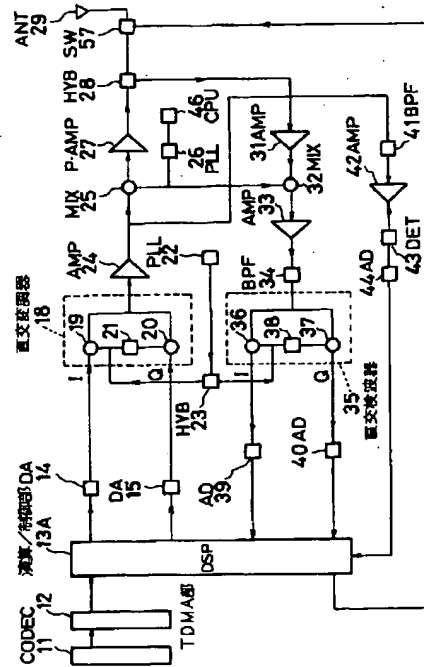
【図16】

本発明の実施形態(7)を示す図



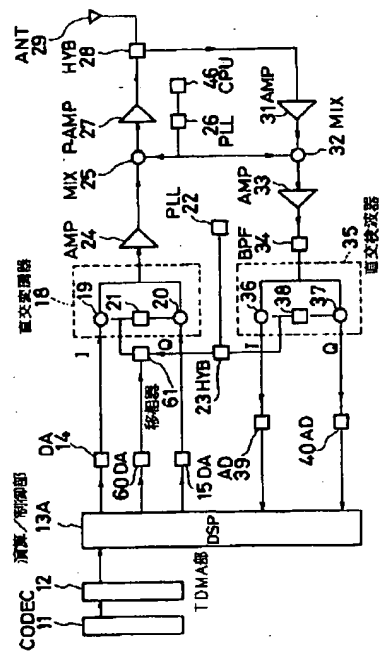
【図17】

本発明の実施形態(8)を示す図



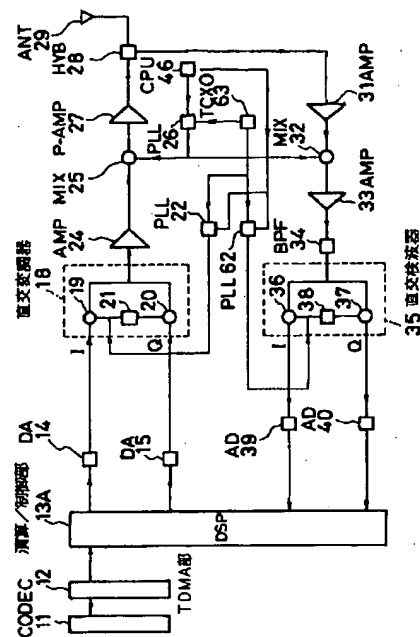
【圖 21】

本発明の実施形態（１３）を示す図



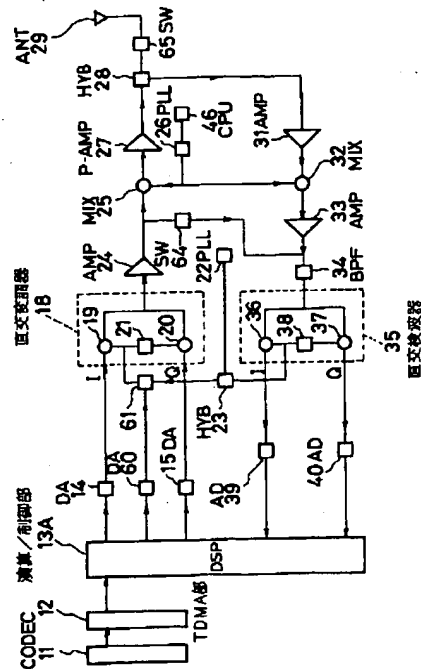
【圖 22】

本発明の実施形態（１７）を示す図



【図25】

本発明の実施形態(20)を示す図



フロントページの続き

(72)発明者 大石 泰之
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内

(72)発明者 大崎 仁也
 福岡県福岡市博多区博多駅前三丁目22番8
 号 富士通九州ディジタル・テクノロジー株
 式会社内

(72)発明者 金子 祐司
 福岡県福岡市博多区博多駅前三丁目22番8
 号 富士通九州ディジタル・テクノロジー株
 式会社内

(72)発明者 ▲高▼田 興志
 福岡県福岡市博多区博多駅前三丁目22番8
 号 富士通九州ディジタル・テクノロジー株
 式会社内

(72)発明者 梶島 優
 福岡県福岡市博多区博多駅前三丁目22番8
 号 富士通九州ディジタル・テクノロジー株
 式会社内